КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ РЕШЕНИЯ ЭЛЕМЕНТНОЙ БАЗЫ КРЕМНИЕВОЙ ВЫСОКОТЕМПЕРАТУРНОЙ МИКРОЭЛЕКТРОНИКИ CONSTRUCTIVE AND TECHNOLOGICAL SOLUTIONS FOR SILICON ELEMENT BASE OF HIGH-TEMPERATURE MICROELECTRONICS

УДК 621.382.322, ВАК 05.27.01

А.Бенедиктов^{1,2}, Е.Горнев^{1,2}, д.т.н., П.Игнатов² / abenediktov@mikron.ru
A.Benediktov^{1,2}, E.Gornev^{1,2}, D.Sc., P.Ignatov²

Рассмотрены основные конструктивно-технологические решения, используемые при разработке компонентов высокотемпературной микроэлектроники на основе кремниевых структур. Показана возможность и перспективность применения КМОП-технологии на базе структур "кремний на изоляторе" (КНИ). Отражены основные характеристики различных групп высокотемпературных электронных компонентов, в том числе термостойких транзисторов, элементов энергонезависимой памяти на основе КНИ, пассивных электронных компонентов, а также высокотемпературных функциональных приборов. Обзор выполнен в рамках научной работы по созданию отечественной высокотемпературной элементной базы для различных отраслей промышленности.

The main design and technological solutions for development of components of high-temperature microelectronics based on silicon structures are considered. The possibility and prospects of CMOS technology on the basis of silicon on insulator (SOI) structures is shown. The basic characteristics of various groups of high temperature electronic components, including heat-resistant transistors, elements of the non-volatile memory on SOI, passive electronic components, and a high-temperature functional devices are described. This review is done in the framework of scientific project on the creation of domestic high-temperature components for various industries.

В наши дни одним из самых быстроразвивающихся сегментов рынка изделий микроэлектроники является высокотемпературная электроника (High Temperature Electronics, HTE) [1]. Основной характеристикой приборов и устройств данного класса является устойчивая работа в диапазоне температур от -60 до 250 °C [1, 2, 3]. Востребованность таких изделий обусловлена, с одной стороны, достижениями в области новых полупроводниковых материалов и технологий, а с другой стороны, необходимостью использовать микроэлектронику в условиях, при которых ее охлаждение невозможно или нецелесообразно, то есть когда для увеличения надежности системы

в целом или для снижения стоимости изделий более рациональна работа при повышенной температуре. Среди областей, где требуются подобные приборы, можно выделить авиационную, автомобильную, нефтегазовую, космическую и атомную промышленности [1, 3, 4].

Наиболее перспективными полупроводниковыми материалами для рассматриваемого класса приборов считаются структуры КНИ (Silicon on Insulator, SOI) и карбид кремния (SiC) [1, 4, 5]. Карбид кремния – широкозонный (E_g около 3,0–3,2 эВ) полупроводник, который потенциально способен обеспечить характеристики, недостижимые для приборов на основе других материалов.

¹ Московский физико-технический институт (государственный университет) / Moscow institute of physics and technology (State University).
² Научно-исследовательский институт молекулярной электроники / Research institute for molecular electronics.

В частности, использование SiC позволяет получить электронные компоненты с максимальной рабочей температурой до 500 °С. Однако исходный материал для данной технологии является относительно дорогим, а технологии изготовления микросхем – неотработанными.

В случае использования структур КНИ высокая устойчивость приборов микроэлектроники достигается технологическим путем, при этом используется то же оборудование, что и в производстве обычных КМОП-схем. Данная технология отработана в производстве как коммерческих СБИС, так и радиационно-стойких микросхем [4].

Таким образом, разработка высокотемпературных электронных компонентов на структурах КНИ является актуальным направлением современной микроэлектроники. Использование слоя скрытой изоляции в технологии КНИ [6] позволяет устранить большинство причин возникновения утечек тока, характерных для КМОП-структур при высоких температурах, в том числе из-за наличия в КМОП-структуре биполярных транзисторов и изолирующих р-п-переходов.

Как и для любого другого класса микроэлектронных компонентов, для высокотемпературной электроники разрабатываются транзисторы, элементы

энергонезависимой памяти, а также датчики физических величин. Конструктивно-технологические решения, используемые при создании указанных типов электронных компонентов, рассмотрены ниже.

ВЫСОКОТЕМПЕРАТУРНЫЕ ТРАНЗИСТОРЫ НА СТРУКТУРАХ КНИ

Как правило, для реализации высокотемпературных интегральных схем используется КМОП-технология, основу которой составляет МОП-транзистор. Такое решение обусловлено, прежде всего, сравнительно малым энергопотреблением КМОП-интегральных схем, что подразумевает оперирование меньшим количеством носителей заряда и, как следствие, снижение вероятности их утечек при высокой температуре [5]. Также, в отличие от биполярных транзисторов и транзисторов с управляющим р-п-переходом, конструкция МОП-транзисторов предполагает наличие изолированного затвора, позволяя избежать токов утечки через р-п-переходы и тем самым сохранить усиливающие свойства транзистора при высокой температуре [5, 7].

Чтобы уменьшить высокотемпературные токи утечки, обеспечивают полную изоляцию каждого МОП-транзистора от остальных электронных ком-

Today one of the fastest growing segments of the microelectronics market is high temperature electronics (HTE) [1]. The main characteristic of devices of this class is the stable operation in the temperature range from -60 to 250 °C [1, 2, 3]. The demand for such products caused, on the one hand, by advances in new semiconductor materials and technologies, and on the other hand, by the need to use microelectronics in the conditions under which cooling is impossible or impractical, that is, when operation at high temperatures is more efficient to increase the reliability of the whole system or to reduce the cost of products. Among the areas requiring such devices, it is possible to mention automotive, oil and gas,

aerospace and nuclear industries [1, 3, 4].

The most promising semiconductor materials for this class of devices are SOI (Silicon on Insulator) and silicon carbide (SiC) [1, 4, 5]. Silicon carbide is a wide-bandgap (E_g is about 3.0–3.2 eV) semiconductor, which has the potential to provide characteristics that are unattainable for devices based on other materials. In particular, the use of SiC allows to obtain electronic components with a maximum operating temperature up to 500 °C. However, the source material for this technology is relatively expensive and the manufacturing technology of the chips is unproven.

In the case of use of SOI structures, the high resistance of electronic devices is achieved by

technology with use of the same equipment as in the production of conventional CMOS circuits. This technology is proven in production of both commercial very large scale ICs and radiation-resistant ICs [4].

Thus, the development of high temperature electronic components based on SOI structures is a topical area of modern microelectronics. The use of a hidden insulation in the SOI technology [6] can eliminate most of the causes of the current leakages, which are typical for CMOS structures at high temperatures, including the current leakage due to the existence of bipolar transistors in CMOS and the current leakage of the insulating p-n junctions.

For high-temperature electronics, as for any other class of electronic components, transistors,

Рис.1. Схема поперечного сечения и основные технологические особенности высокотемпературного МОП-транзистора из линейки SOI-HITS: APCVD – химическое осаждение из газовой фазы при атмосферном давлении; PECVD – плазмохимическое осаждение из газовой фазы; LPCVD – химическое осаждение из газовой фазы при давлении ниже атмосферного; S – исток; G – затвор; D – сток
Fig.1. Scheme of the cross section and the basic technological features of high-temperature MOS transistor of SOI-HITS range

понентов интегральной схемы, что достигается за счет совместного использования изолирующих областей мелкой щелевой изоляции (Shallow Trench Isolation, STI), скрытого оксида (Buried

Oxide, BOX) и межуровневого диэлектрика (Inter Level Dielectric, ILD).

STI – мелкая щелевая изоляция, предполагающая последовательное травление канавок и их заполнение диэлектриком (как правило, диоксидом кремния) с последующей планаризацией пластины до получения гладкой поверхности.

BOX составляет основу технологии КНИ и является нижней изоляцией устройства. Технологически он представляет собой слой диоксида кремния, выполненный ниже приборного слоя.

ILD – верхняя изоляция устройства, предполагающая заполнение диэлектриком пространства между устройством и первым уровнем металлизации.

Области мелкой щелевой изоляции STI и нижнего диэлектрического слоя BOX сопрягаются между собой путем травления приборного слоя кремния до слоя BOX и последующего заполнения протравленных канавок диоксидом кремния. Межуровневый диэлектрик ILD сопрягается с областью мелкой щелевой изоляции. Примером использования данного приема может служить технология создания высокотемпературных транзисторов, отработанная, в частности, в рамках проекта SOI-HITS [8]. На рис.1 представлены структура и основные технологические процессы формирования МОП-транзистора, выполненного по технологии с минимальной нормой 180 нм. При этом толщина слоя скрытой изоляции составляет 400 нм, а толщина слоев межуровневой изоляции – 300 и 500 нм (рис.1).

non-volatile memory and the sensors of physical quantities are developed. Technical solutions used in the creation of specified types of electronic components are discussed below.

HIGH TEMPERATURE TRANSISTORS BASED ON SOI

As a rule, to create a high-temperature integrated circuits the CMOS technology is used, which is based on MOS transistors. The choice of this solution is caused primarily by relatively low power of CMOS IC's that means operating with a smaller number of charge carriers and,

consequently, less likelihood of leaks at high temperature [5]. Also, unlike bipolar transistors and JFET transistors, the design of the MOS transistors implies the use of insulated gate, enabling to avoid current leakage through p-n junction and thereby to keep the amplifying properties of the transistor at high temperature [5, 7].

To reduce high-temperature current leakage, the complete insulation of each MOS transistor from other electronic components of the integrated circuit is provided, which is achieved due to the joint use of shallow trench

isolation (STI), buried oxide (BOX) and inter-level dielectric (ILD).

STI involves the sequential etching of grooves and the filling thereof with a dielectric (typically with silicon dioxide) with subsequent planarization of the wafer to obtain a smooth surface.

BOX is the basis of the SOI technology as the lower isolation of device. Technologically, it is a layer of silicon dioxide, which is located below the device layer.

ILD is the upper isolation of device, which involves filling of the space between the device and

Также описанный подход к обеспечению полной изоляции электронного устройства использован при создании высокотемпературных КНИ МОП-транзисторов институтом Фраунгофера (Германия) [9]. Однако вместо областей мелкой щелевой изоляции использован прием локального окисления кремния. Схема поперечного сечения данного МОП-транзистора с технологической нормой в 1,0 мкм и металлических шин приведена на рис.2. Слои металлизации M1, M2, M3 соединены посредством переходных контактных окон 1 и 2. Контактный слой соединяет M1 с активными областями стока и истока.

Поперечное сечение МОП-транзистора без металлических шин представлено на рис.3. Толщина кремниевой пленки $t_{Si}=150$ нм, толщина оксида переднего затвора $t_{OX}=40$ нм, а толщина скрытого слоя изоляции $t_{BOX}=400$ нм.

При обеспечении сплошной изоляции МОП-транзистора путем сопряжения областей изоляции предотвращаются такие негативные эффекты КМОП-структур на объемном кремнии, как уход при высоких температурах основных носителей через объем подложки и через р-п-переходы.

ЭЛЕМЕНТЫ ЭНЕРГОНЕЗАВИСИМОЙ ПАМЯТИ, ВЫПОЛНЕННЫЕ НА СТРУКТУРАХ КНИ

Как и в случае с МОП-транзисторами, для элементов энергонезависимой памяти актуальна проблема утечки носителей зарядов при высоких температурах. Данную проблему частично решает использование ячеек памяти с изолированным

Рис.2. Поперечное сечение КНИ МОП-транзистора, разработанного в институте Фраунгофера

Fig.2. Cross-section of SOI MOS transistor, developed by the Fraunhofer Institute

плавающим затвором [4, 7], что позволяет также унифицировать технологические маршруты изготовления ячеек памяти и МОП-транзисторов.

В качестве примера рассмотрим технологию изготовления высокотемпературной энергонезависимой памяти с плавающим затвором, реализованную

the first level of metallization with the dielectric.

STI and BOX areas are joined by etching of the silicon layer to the BOX layer and by the subsequent filling of the etched grooves with silicon dioxide. ILD is joined with the STI area. An example of the use of this technique is the creation of high temperature transistors developed in particular in the framework of the SOI-HITS project [8]. Fig.1 shows the structure and the main processes of forming a MOS transistor with 180 nm node. In this case, the thickness of a layer of concealed insulation is

400 nm, and the thickness of the interlevel insulation is 300 and 500 nm (Fig.1).

Described approach to ensure the full isolation of the electronic device is also used for the creation of high-temperature SOI MOS transistors by Fraunhofer Institute, Germany [9]. However, instead of STI areas the method of local oxidation of silicon has been used. Scheme of the cross section of the MOS transistor with the 1.0 μm node and of metal connections is shown in Fig.2. The metallization layers M1, M2 and M3 are connected through a VIA's 1 and 2. Contact

layer connects the M1 with the active regions of the drain and source.

Cross section of a MOS transistor without a metal connectors is shown in Fig.3. The thickness of the silicon film $t_{Si}=150$ nm, the thickness of the oxide of front gate $t_{OX}=40$ nm, and the thickness of the hidden insulation layer $t_{BOX}=400$ nm.

In case of continuous isolation of the MOS transistor by joining regions of isolation, such negative effects of CMOS structures on a bulk silicon, as a leakage at high temperatures of the charge carriers through the volume of

Рис. 3. Поперечное сечение КНИ МОП-транзистора

Fig. 3. Cross section of SOI MOS transistor

Рис. 4. КНИ-технология энергонезависимой памяти от IBM: STI – мелкая щелевая изоляция; ILD – межуровневый диэлектрик; BOX – скрытый оксид

Fig. 4. SOI-technology for non-volatile memory developed by IBM

фирмой IBM с минимальными технологическими нормами 180 нм [7]. Как в случае создания МОП-транзистора, в данной ячейке памяти минимизация токов утечки достигается за счет обеспечения полной изоляции электронного компонента путем физического сопряжения изолирующих областей мелкой щелевой изоляции STI, скрытой изоляции BOX и межуровневого диэлектрика ILD (рис. 4). При этом используется прием Blanket TQ Trenches (BTQ), который предполагает последовательные операции

травления приборного слоя кремния до скрытого слоя изоляции BOX, травления сквозных канавок в скрытом слое изоляции BOX и введения примеси в область подложки.

Исследование данной ячейки памяти, проведенное в [7], и сравнение с технологией энергонезависимой памяти фирмы XFAB демонстрируют преимущество технологии, основанной на КНИ-структурах фирмы IBM, в частности, при работе в предельно допустимых температурах.

the substrate and p-n junctions, are prevented.

NON-VOLATILE MEMORY BASED ON SOI

As in the case of MOS transistors, the problem of a leakage of charge carriers at high temperatures is urgent for elements of non-volatile memory. This problem is partially solved by using memory cells with insulating floating gate [4, 7] that allows to unify workflows for manufacturing of the memory cells and MOS transistors.

As an example, we will consider a production technology

of high temperature non-volatile memory with a floating gate that is implemented by IBM in 180 nm process [7]. As in the case of a MOS transistor, in the memory cell the minimization of current leakage is achieved by complete isolation of the electronic component by physical connection of the insulating area of STI, BOX and ILD (Fig. 4). In this case the Blanket TQ Trenches (BTQ) process is used, which involve sequential etching of the silicon layer to the hidden BOX layer, etching of the through grooves in the BOX layer and the impurity introduction into the substrate.

The study of this memory cell, carried out in [7], and comparison with XFAB's technology of non-volatile memory demonstrate the advantage of IBM's technology based on SOI-structures, in particular, at maximum permissible temperatures.

HIGH TEMPERATURE ELEMENTS OF SENSORS OF PHYSICAL QUANTITIES BASED ON SOI

Along with ensuring the reliable operation of electronic devices at high temperatures, it is necessary to be tailored to specific applications. Often information about the conditions of the

ВЫСОКОТЕМПЕРАТУРНЫЕ ЭЛЕМЕНТЫ ДАТЧИКОВ ФИЗИЧЕСКИХ ВЕЛИЧИН НА ОСНОВЕ СТРУКТУР КНИ

Наряду с обеспечением надежной работы электронных приборов при высоких температурах, необходимо учитывать специфику конкретных приложений. Зачастую требуется получение той или иной информации о состоянии окружающей экстремальной среды. В качестве примера можно привести нефте- и газодобычу из глубоких скважин, где необходим непрерывный контроль давления и температуры в месте бурения. В автомобильной, авиационной и ядерно-энергетической промышленности актуально обеспечение обратной связи с управляемыми электроникой двигателями внутреннего сгорания, реактивными турбинами и атомными реакторами соответственно. Для решения подобных задач необходима реализация высокотемпературных функциональных электронных компонентов на основе технологии КНИ.

В работе [10] предлагается конструкция термодиода для интегральных и дискретных полупроводниковых термометров. Заявленный температурный предел диода составляет 300 °C. В статье приводится сравнение с металлическим датчиком температуры, использующим резистивный эффект. Отмечается более стабильная работа термодиода (рис.5) при отсутствии пьезорезистивных эффектов.

Термодиод разработан в рамках проекта SOI-HITS по созданию высокотемпературной элементной базы для нефте- и газодобычи [8, 11-13].

В работах [14, 15], проведенных в НИИ авиационного оборудования, предлагается технология созда-

Рис.5. Зависимости $U = U(T)$ для термодиодов

Fig.5. $U = U(T)$ dependence for thermal diode

ния высокостабильных датчиков давления, интегрируемых в информационно-управляющую систему воздушного судна. Данный датчик давления мембранного типа сравнивается с иными решениями, в частности, с разработкой фирмы Weston Aerospace, которая основана на эффекте резонанса вибрирующего цилиндра, и с датчиками на p-n-переходах. В работе отмечается, что датчик давления мембранного типа лишен недостатков, свойственных двум другим указанным типам приборов, таких как временная нестабильность и токи утечки через p-n-переходы. Схематическое изображение структуры

extreme environment is required. An example is the oil and gas production from deep wells, where continuous monitoring of pressure and temperature at the drilling site is required. In the automotive, aircraft and the nuclear power industries it is important to provide feedback with electronically controlled internal combustion engines, jet turbines and nuclear reactors, respectively. For such tasks the high temperature electronic components based on the SOI technology are necessary.

In [10] the design of a thermal diode for integrated circuit and discrete semiconductor

thermometers is proposed. The declared temperature limit of the diode is 300 °C. The paper provides a comparison with the metallic temperature sensor that uses a resistive effect. The stable operation of the thermal diode (Fig.5) without piezoresistive effects is noted.

Thermal diode was developed in the framework of the SOI-HITS project for creation of high temperature components for the oil and gas production [8, 11-13].

In projects [14, 15] conducted in the Institute of Aircraft equipment, the technology of creation of high-stable pressure sensors

for integration into the information system of the aircraft was developed. This pressure sensor of membrane type is compared with other solutions, in particular, with the development of the company Weston Aerospace, which is based on the effect of resonance of a vibrating cylinder, and with p-n junction sensors. It is noted that the membrane pressure sensor is devoid of the drawbacks of the other two mentioned types of instruments, such as temporal instability and leakage currents through p-n junctions. Schematic representation of the structure of a sensitive element

Рис.6. Схемы чувствительного элемента датчика давления: а – поперечное сечение; б – кристаллографическая ориентация частей чувствительного элемента

Fig.6. Schemes of sensitive element of pressure sensor: a – cross section; b – crystallographic orientation of parts of the sensing element

чувствительного элемента датчика давления приведено на рис.6.

Явление пьезорезистивного эффекта заключается в изменении электрического сопротивления материала при приложении физической нагрузки. Вследствие этого, возможно создание датчиков с чувствительным элементом на основе пьезорезистивной мембраны. Предложенный в [14, 15] прибор характеризуется измеряемым диапазоном давлений от 10 до 150 кПа, диапазоном рабочих температур от -60

до 250 °С, стандартной погрешностью 0,1 от верхнего допустимого давления.

В статье [16] описан высокотемпературный датчик давления на структурах КНИ, в основу которого также положен пьезорезистивный эффект. Схема чувствительного элемента датчика давления на базе пьезорезистивной мембраны приведена на рис.7. Разработаны два исполнения данного датчика: для приложений, где требуется точность снимаемых показателей в диапазонах давлений от 0,004 до

of the pressure sensor is shown in Fig.6.

The piezoresistive effect is the change in the electrical resistance of a material under physical load. As a result, it is possible to create sensors with a sensitive element on the basis of piezoresistive membrane. Proposed in [14, 15] device is characterized by the measured pressure range from 10 to 150 kPa, working temperature range from -60 to 250 °C, standard error of 0.1 of the maximum allowable pressure.

In [16] a high temperature pressure sensor on the SOI structures is described, which is also

based on piezoresistive effect. The scheme of the sensitive element of the pressure sensor on the basis of the piezoresistive membrane is shown in Fig.7. Two versions of this sensor for applications that require precision in the pressure range from 0.004 to 0.17 MPa at temperatures from -55 to 300 °C and for measurements in extreme conditions at a pressure from 0.1 to 4.1 MPa at temperatures from -55 to 300 °C are developed.

CONCLUSION

An overview of the major modern technical solutions used in the

development of SOI integrated circuits and SOI devices for high temperature applications, have allowed to determine features of construction of the high temperature MOS transistors, non-volatile memory cells and high-temperature components of sensors of physical quantities.

The main problem of the MOS transistors at temperatures above 125 °C are current leakages and, consequently, loss of amplification properties of device. The complete isolation of each MOS transistor from other elements of the integrated circuit by physical contact of STI, BOX and ILD

Рис. 7. Схемы чувствительного элемента датчика давления: а – поперечное сечение; б – планарная структура
 Fig. 7. Schemes of sensitive element of pressure sensor: a – cross section; b – planar structure

0,17 МПа при температурах от -55 до 300°C ; для измерения в экстремальных условиях при давлении от 0,1 до 4,1 МПа и температуре от -55 до 300°C .

ЗАКЛЮЧЕНИЕ

Обзор основных современных конструктивно-технологических решений, используемых при разработке КНИ-интегральных схем и КНИ-электронных устройств для высокотемпературных приложений, позволил установить особенности построения

высокотемпературных МОП-транзисторов, ячеек энергонезависимой памяти и высокотемпературных компонентов датчиков физических величин.

Основной проблемой МОП-транзисторов при температурах более 125°C являются токи утечки и, как следствие, потеря прибором усилительных свойств. Полная изоляция каждого МОП-транзистора от остальных элементов интегральной схемы посредством обеспечения физического контакта областей мелкой щелевой, скрытой и между-

areas allows to reduce the current leakage and, consequently, to keep amplification properties of MOS transistors at high temperatures.

For creation of the non-volatile memory for high temperature applications the memory with a floating gate, which allows to unify the technology of manufacturing of memory cells and MOS transistors, was chosen. As a consequence, for high-temperature elements of the non-volatile memory with a floating gate it is also reasonable to decrease leakage currents by isolating each memory cell. Development

of IBM demonstrates the implementation of this approach, and the Blanked TQ Trenches technology provides additional isolation of the memory cells from the volume of the substrate.

Review of designs of high temperature sensors of physical quantities revealed a trend towards the use of piezoresistive effect. Resistance to high temperature and resolution of such systems is higher than that of sensors based on other physical principles.

Thus, the considered technological solutions allow to create high temperature electronic

components on silicon structures. Described techniques and concepts are reproducible and can be taken as the main in the production of high temperature electronic components based on silicon technology. ■

The project is supported by the Ministry of education and science of the Russian Federation in the framework of the Federal target program "Research and development on priority directions of scientific and technological complex of Russia for 2014–2020" according to the agreement No. 14.576.21.0063 dated 23 October 2014 (unique identifier of applied research RFMEFI57614X0063).

ровневой изоляции позволяет уменьшить токи утечки, сохранив усиливающие свойства МОП-транзисторов при высоких температурах.

В качестве элемента энергонезависимой памяти для высокотемпературных приложений выбрана память с плавающим затвором, что позволяет унифицировать технологию изготовления ячеек памяти и МОП-транзисторов. Вследствие этого для высокотемпературных элементов энергонезависимой памяти с плавающим затвором также целесообразно уменьшение токов утечки путем полной изоляции каждой ячейки памяти. Разработка фирмы IBM демонстрирует реализацию данного подхода, а прием Blanked TQ Trenches обеспечивает дополнительную изоляцию ячейки памяти от объема подложки.

Обзор конструкций высокотемпературных датчиков физических величин позволил выявить тенденцию к использованию пьезорезистивного эффекта. По устойчивости к высокой температуре и разрешающей способности подобные системы превосходят датчики, основанные на других физических принципах.

Таким образом, с помощью рассмотренных конструктивно-технологических решений возможно создание высокотемпературных электронных компонентов на кремниевых структурах. Рассмотренные приемы и концепции воспроизводимы и могут быть приняты в качестве основных при производстве высокотемпературной элементной базы на основе кремниевой технологии.

Работа выполнена при поддержке Министерства образования и науки Российской Федерации в рамках федеральной целевой программы "Исследования и разработки по приоритетным направлениям развития научно-технологического комплекса России на 2014–2020 годы" по соглашению № 14.576.21.0063 от 23 октября 2014 года (уникальный идентификатор прикладных научных исследований RFMEFI57614X0063).

ЛИТЕРАТУРА

1. **Полищук А.** Полупроводниковые материалы и приборы для жестких условий эксплуатации // Современная электроника. 2006. №4. С. 20–21.
2. **Janssens E.** Smart High-Temperature High-Reliability Integrated Electronics // 4th European Networking Event. Düsseldorf. 2012. 10 p.
3. **Huque M., et al.** A High-Temperature, High-Voltage SOI Gate Driver IC with High Output Current and On-Chip Low-Power Temperature Sensor // International Symposium on Microelectronics. 2009. 8 p.
4. **Mantooth A., Mojarradi M., Johnson W.** Emerging capabilities in electronics technologies for extreme environments. Part I. High Temperature Electronics // IEEE Power Electronics Society Newsletter. Vol. 18. 2006. № 1. P. 9–14.
5. **Шелепин Н.А.** Физические основы моделирования паразитных биполярных элементов КНИ КМОП СБИС // Нано- и микросистемная техника. 2015. № 5. С. 9–13.
6. **Красников Г.Я., Лукасевич М.И., Сулимин А.Д.** Структура – кремний на изоляторе для СБИС (варианты). Патент на изобретение RU 2149482. Номер заявки: 98123896/28. Дата регистрации: 30.12.1998. Опубликовано: 20.05.2000. МПК: H01L27/12.
7. **Lambert W.** Extension of fundamental standard cells set for high temperature SOI EDA based design // Final Report. 2011. August 27, 60 p. – Microelectronic Systems Laboratory (LSM). Lausanne, 2011.
8. **Pollissard-Quatremère G., Flandre D.** High temperature electronics for sensor systems SOI-HITS // Smart Sensing on Smart SOI. – Sinaia: Romania, 2012, October 14. 21 p.
9. **Shmidt A.** Analog circuit design in PD-SOI CMOS technology for high temperatures up to 400°C using reverse body biasing (RBB). Duisburg: University of Duisburg-Essen, 2014. 223 p.
10. **Udrea F., et al.** Ultra-high temperature (>300°C) suspended thermodiode in SOI CMOS technology // Microelectronics Journal. 2010, September 1. Vol. 41, Iss. 9.
11. **Morante J.R.** Nanomaterials for gas sensing // Smart Sensing on Smart SOI. – Sinaia: Romania, 2012, October 14. 70 p.
12. **Breseanu M., et al.** SOI-HITS Applications // Smart Sensing on Smart SOI. – Sinaia: Romania, 2012, October 14. 15 p.
13. **Udrea F.** Gas Sensing technologies // CAS Workshop. – Sinaia: Romania, 2012, October 14. 34 p.
14. **Sokolov L.V.** High-stable pressure sensor based on a SOI heterostructure and MEMS technology for an intelligent instruments // 11th International Symposium on Measurement and Quality Control. 2013, September 11–13. 4 p.
15. **Sokolov L.V.** High-temperature SOI pressure sensors on the base of the MEMS micromachining technology // Proc. of SPIE. 2013. Vol. 8759, 875952.
16. **Guo S., et al.** High temperature smart-cut SOI pressure sensor // Sensors and Actuators A: Physical. 2009. Vol. 154. P. 255–260.