МИКРОСХЕМА ЗАЩИТЫ ОТ ТИРИСТОРНОГО ЭФФЕКТА

MICROCHIP FOR THYRISTOR EFFECT PROTECTION

УДК 621.382, ВАК 05.27.01

В.Коняхин*, Р.Фёдоров* / R.Fedorov@tcen.ru
V.Konyahin*, R.Fedorov*

Рассматривается проблема радиационной стойкости электронной компонентной базы, работающей в условиях воздействия внешних космических факторов. Описаны принцип действия, структура и схема включения микросхемы защиты от тиристорного эффекта, предназначенной для применения в аппаратуре космического назначения.

This paper describes the radiation hardness problem of electronic component database operating under the external space environment exposure. It describes the operation principles, structure and connection layout of the latch-up protection circuit designed for space-related equipment.

При создании оборудования космического назначения остро стоит вопрос снижения рисков отказа аппаратуры из-за воздействия внешних космических факторов. Высокая стоимость устройств предъявляет особые требования к их надежности. На первый план вышла задача по увеличению сроков эксплуатации космических аппаратов с нынешних 3–5 до 10–12 лет при размещении радиоэлектронной аппаратуры не в гермоконтейнере, а на открытой платформе [1]. В условиях радиационного облучения наиболее опасное воздействие на микросхемы оказывает эффект тиристорной защелки, который обусловлен возникновением паразитных биполярных транзисторов на основе КМОП-структур, образующих паразитный тиристор. Определенные внешние факторы, в частности воздействие тяжелых заряженных частиц, могут приводить к отпиранию и фиксации этого тиристора в открытом состоянии, что вызывает быстрое нарастание тока потребления с последующим тепловым разрушением микросхемы [2–4].

На основе унифицированной библиотеки ячеек базовых кристаллов серий 5521 и 5529 в НПК "Технологический центр" разработана микросхема защиты от возникновения тиристорного эффекта в КМОП-структурах. Микросхема выполнена в двух модификациях: 1469TK025, изготовленная по КМОП-технологии "кремний на изо-

ляторе" с топологическими нормами 0,25 мкм, и 1469TK035, изготовленная по радиационно-стойкой КМОП-технологии объемного кремния с топологическими нормами 0,18 мкм. Ток потребления составляет не более 1 мА при напряжении питания $3,3 \text{ В} \pm 10\%$. Каждая микросхема содержит внутренний силовой ключ с максимальным рабочим током до 500 мА для 1469TK025 и 1000 мА для 1469TK035. Температурный диапазон работы: от -60 до $+85^\circ\text{C}$. Обе микросхемы разрешены для применения в аппаратуре специального назначения [5, 6].

Принцип действия основан на контроле тока потребления защищаемых элементов. Микросхема в автоматическом режиме отслеживает превышение заданного порога напряжения на внешнем резистивном шунте, встроенном в цепь питания защищаемых микросхем. При превышении током потребления порога срабатывания включается режим ограничения тока в нагрузку. Если произошло уменьшение тока нагрузки и восстановление штатного режима, то ограничение снимается и восстанавливается питание защищаемых элементов. В противном случае микросхема полностью отключает питание защищаемых микросхем и через заданный интервал времени снова восстанавливает его.

Дополнительно в микросхеме реализован блок сторожевого таймера, который предотвращает

* НПК "Технологический Центр" / SMC "Technological Centre".

зависание системы. При разрешенной работе сторожевого таймера микросхема отслеживает наличие импульсов на его входе. В случае отсутствия импульсов в течение заданного времени микросхема выключает питание защищаемых микросхем. Временные параметры работы сторожевого таймера задаются внешними элементами.

Для индикации срабатывания защиты от тиристорного защелкивания и перехода сторожевого таймера в режим ожидания предусмотрены дополнительные выводы. Установка задержек срабатывания защиты по току и сторожевого таймера осуществляется путем выбора значений емкостей внешних конденсаторов, которые определяют частоту соответствующих генераторов, реализованных в микросхеме.

Рекомендуемая схема включения микросхемы представлена на рис.1, где: $R_{изм}$ – низкоомный резистор, предназначенный для отслеживания уровня потребляемого нагрузкой тока; R_n , C_n – эквивалентная нагрузка; C_1 – керамический или полярный электролитический конденсатор, заряд которого обеспечивает нормальное функционирование микросхемы во время нарушения работы основного источника питания VDD; C_2 – керамический конденсатор, емкость которого определяет частоту тактового генератора, синхронизирующего работу схемы управления защитой от тиристорного защелкивания; C_3 – керамический конденсатор, емкость которого определяет частоту тактового генератора сторожевого таймера; C_4 – конденсатор емкостью 2 нФ, предназначенный для

Рис.1. Рекомендуемая схема включения микросхемы

Fig.1. Recommended wiring of the chip

подавления высокочастотных помех на затворе внутреннего силового ключа.

Ток срабатывания защиты $I_{ср\text{аб}}$ определяется номиналом внешнего токосъемного резистора $R_{изм}$ и рассчитывается по формуле:

$$I_{ср\text{аб}} = \frac{0,1}{R_{изм}}.$$

Предусмотрена возможность внешнего управления микросхемой с помощью выводов PWoff, Control и WD_En.

For creation of equipment for space applications an important issue is the reduction of risk of hardware failure due to exposure to external cosmic factors. The high cost and complexity of devices caused specific requirements to their reliability. The task of increasing the service life of the spacecraft from the current 3–5 to 10–12 years when placing electronic equipment not in a hermetic container and on an open platform [1] is of particular importance. In conditions of radiation, the most adverse effects on the chip has the thyristor latch-up, which is caused by the occurrence of parasitic bipolar

transistors based on CMOS structures forming a parasitic thyristor. Certain external factors, particularly the influence of heavy charged particles, can lead to the opening and locking of this thyristor in an open state, which causes a rapid increase in current consumption with subsequent thermal destruction of the chip [2–4].

SMC "Technological Centre" have developed a microchip for thyristor effect protection in CMOS structures, which is based on the unified library of gate array cells of 5521 and 5529 families. The microchip is made in two versions: 1469TK025 made in 0.25 μm CMOS

silicon on insulator technology and 1469TK035 made in radiation-resistant 0.18 μm CMOS bulk silicon technology. The current consumption is not more than 1 mA at a supply voltage of 3.3 V $\pm$ 10%. Each microchip includes an internal power switch with maximum operating current up to 500 mA for 1469TK025 and 1000 mA for 1469TK035. Operating temperature range is from –60 to 85 °C. Both microchips are approved for use in special-purpose hardware [5, 6].

The principle of operation is based on monitoring the current consumption of the protected elements. The microchip automatically

Рис.2. Функциональная блок-схема микросхемы

Fig.2. Functional block diagram of chip

Микросхема имеет два информационных выхода, позволяющих внешним системам управления фиксировать наличие события срабатывания защиты от тиристорного защелкивания

(выход Compare) и окончание времени ожидания сторожевого таймера (выход WD_St).

Функциональная блок-схема микросхемы приведена на рис.2. В состав микросхемы входят

monitors the exceeding of specified threshold of the voltage on external shunt resistor built into the supply circuit of the protected chips. If the current consumption exceeds the threshold, then the current limiting to the load activates. If there was a decrease in the load current and restoration of normal operations, then the constraint is removed and power is restored to the protected components. Otherwise, the microchip completely turns off the power to the protected circuits and after a preset time interval again restores it.

Additionally, the watchdog timer is implemented in the microchip, which prevents system hang.

When watchdog timer is enabled, the microchip monitors the pulses at its input. In case of absence of pulses within a predetermined time, the chip turns off the power supply of the protected circuits. Operating parameters of the watchdog timer are set by external components.

For indication of thyristor latch-up protection and standby mode of watchdog timer the additional outputs are provided. Setting the operational delay of overcurrent protection and watchdog timer is accomplished by selecting the values of the capacitances of external capacitors that determine the frequency

of appropriate generators implemented in the chip.

Recommended wiring of the microchip is shown in Fig.1, where: $R_{изм}$ is low ohmic resistor for monitoring current consumption; R_H , C_H are equivalent load; C_1 is ceramic or polar electrolytic capacitor, a charge of which ensures the normal functioning of the chip during disruption of the main power supply VDD; C_2 is ceramic capacitor, the capacity of which determines the frequency of the clock generator that synchronizes the control circuit of thyristor latch-up protection; C_3 is ceramic capacitor whose capacitance determines the

следующие основные узлы: COMP1 – компаратор питания, отслеживающий превышение напряжения на выводе Vdd_C относительно напряжения на выводе Vdd; TH2 – супервизор питания на выводе Vdd; TH1 – супервизор питания на шине Vdd_C; COMP2 – компаратор; OU1 – усилитель; G1 – генератор тактовой частоты схемы управления, частота которого задается встроенным в микросхему резистором и внешним конденсатором, подключаемым к выводу Cap_LP; G2 – генератор тактовой частоты схемы сторожевого таймера, частота которого задается встроенным в микросхему резистором и внешним конденсатором, подключаемым к выводу Cap_WD; CO – цифровая часть микросхемы.

Порог срабатывания, отпущения и режим ограничения по току схемы защиты можно проверить при остановленных генераторах G1 и G2 путем замыкания выводов Cap_LP и Cap_WD на "Общий 0 В". Работу компаратора COMP2 при этом можно наблюдать на выводе Compare, а работу усилителя OU1 – на выводе Gate. Временные диаграммы функционирования компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и при остановленных генераторах G1 и G2 показаны на рис.3. При работающих генераторах диаграмма будет отличаться от изображенной на рисунке. Имитация тиристорного эффекта для наглядности представлена в виде медленно изменяющегося сопротивления нагрузки.

Рис.3. Работа компаратора COMP2 и дифференциального усилителя OU1 при имитации тиристорного эффекта и остановленных генераторах G1 и G2

Fig.3. Operation of comparator COMP2 and differential amplifier OU1 in case of simulation of thyristor effect and stopped generators G1 and G2

frequency of the clock generator of watchdog timer; C4 is capacitor with a capacitance of 2 nF, designed to suppress high frequency noise on the gate of the internal power key.

The protection operating current I_{CPAB} depends on the value of the external collector resistor $R_{\text{ИЗМ}}$ and is calculated by the formula:

$$I_{\text{CPAB}} = \frac{0,1}{R_{\text{ИЗМ}}}.$$

The possibility of external control using the outputs PWOFF, Control, and WD_En is provided.

The microchip has two data outputs that allowing external control systems to register the actuation

of thyristor latch-up protection (Compare output) and the end of the timeout of watchdog timer (WD_St output).

Functional block diagram of the microchip is shown in Fig.2. The microchip includes the following main components: COMP1 – the comparator of the power supply that monitors voltage at Vdd_C output relative to the voltage at Vdd output; TH2 – the voltage supervisor at Vdd output; TH1 – the voltage supervisor at Vdd_C bus; COMP2 – the comparator; OU1 – the amplifier; G1 – the clock generator of control circuit, which frequency is set by built-in resistor and external

capacitor connected to Cap_LP output; G2 – the clock generator of watchdog timer, the frequency of which is set by built-in resistor and external capacitor connected to Cap_WD output; CO – the digital part of the chip.

Thresholds for actuation, release and restriction mode of overcurrent protection can be checked when generators G1 and G2 are turned off by closing Cap_LP and Cap_WD outputs to "Total 0". In this case, the operation of the COMP2 comparator can be observed on the Compare output and the operation of the OU1 amplifier – on Gate output. Timing diagram

Рис.4. Пример временной диаграммы работы микросхемы при защите от тиристорного защелкивания

Fig.4. Example of timing diagram of chip with latch-up protection

Пороговое значение тока нагрузки, при котором срабатывает защита от тиристорного эффекта, задается сопротивлением шунта в цепи питания, включенного между входами Vdd и Sense-. При превышении порогового значения компаратор COMP2 выдает на вход схемы управления защитой по току сигнал к началу ограничения тока нагрузки, а на выводе Compare появляется низкий логический уровень. Вывод Compare можно использовать для проверки правильности выбора порога срабатывания по току.

Порог начала ограничения тока нагрузки несколько выше порога компаратора COMP2, поэтому рост уровня сигнала на выходе Gate

начинается после появления активного низкого логического уровня на выводе Compare. Если длительность сигнала Compare не превышает время t_{prot} (на рис.3 $t_1 < t_{prot}$), то при снижении тока до порога отпуская сигналы Compare и Gate возвращаются в исходное состояние, и питание микросхемы восстанавливается.

На рис.4 показан пример полной временной диаграммы работы микросхемы при защите от тиристорного защелкивания. Если длительность сигнала COMP2(Q) от компаратора COMP2 превышает время t_{prot} (на рис.4 $t_2 > t_{prot}$), то схема управления защитой по току выдает на дифференциальный усилитель OU1 сигнал блокировки, который переводит вывод Gate в высокий логический уровень, то есть вместо ограничения тока нагрузки происходит полное отключение питания нагрузки. Сигнал на выводе Compare при этом остается в состоянии низкого логического уровня до тех пор, пока не поступят внешние сигналы Control, PWoff или не произойдет восстановление питания. Через время, равное t_{prot} (на рис.4 $t_3 = t_{prot}$), схема управления устанавливает низкий логический уровень на внешнем выводе Alarm. Использование вывода Alarm для включения дополнительного уровня защиты будет рассмотрено ниже.

По истечении времени t_{res} (на рис.4 $t_4 = 32 t_{prot} = t_{res}$) с момента отключения питания нагрузки схема управления восстанавливает высокий логический уровень сигнала Alarm и низкий уровень Gate, и дифференциаль-

of the operation of the comparator COMP2 and the differential amplifier OU1 when simulating latch-up and with turned off generators G1 and G2 is shown in Fig.3. When generators operate, the chart will differ from the one pictured. The simulation of latch-up, for clarity, is presented in the form of slowly changing load resistance.

The threshold value of the load current at which the latch-up protection is activated, is set by the shunt resistor in the power supply circuit connected between the Vdd and Sense- inputs. When the threshold value is exceeded, the comparator COMP2 outputs to the

input of the overcurrent protection control circuit the signal to the beginning of the current limitation and low logic level appears at the Compare output. Compare output can be used to check the correctness of the choice of threshold current.

The threshold of the beginning of load current limitation is slightly above the threshold of the comparator COMP2, so the increase in the level of the signal at the Gate output begins after the appearance of an active low logic level on Compare output. If the duration of the Compare signal does not exceed the time t_{prot} (Fig.3: $t_1 < t_{prot}$), then

when the current is reduced to the threshold of release, the Compare and Gate signals are returned to its initial state, and the power supply of the chip is restored.

Fig.4 shows an example of a complete timing diagram of the microchip with the latch-up protection. If the duration of the COMP2(Q) signal of the comparator COMP2 exceeds the time t_{prot} (Fig.4: $t_2 > t_{prot}$), then the overcurrent protection control circuit generates blocking signal on differential amplifier OU1, which changes the Gate output to a logic high level, that is, instead of the current limitation a full power-off of the load is

ный усилитель переходит в нормальный режим работы с возможностью ограничения тока нагрузки. Полное восстановление нормального питания нагрузки произойдет при условии спада тока нагрузки ниже порогового уровня (на рис.4 в течение времени t_5). На этом цикл защиты от тиристорного защелкивания заканчивается.

При включении питания нагрузки из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания схемы защиты от тиристорного эффекта. Чтобы избежать ошибочного отключения питания, следует выбирать t_{prot} большим, чем длительность пика тока потребления (на рис.4 $t_5 < t_{prot}$).

На рис.5 показан пример временной диаграммы работы сторожевого таймера микросхемы.

При низком логическом уровне на внешнем входе WD_En разрешается работа сторожевого таймера. Блокировка сторожевого таймера осуществляется высоким логическим уровнем WD_En или срабатыванием защиты от тиристорного защелкивания. Если период сигнала WDI не превышает $twdt$, происходит сброс внутреннего счетчика сторожевого таймера и питание от нагрузки не отключается (на рис.5 $t_6 < twdt$). Если за время $twdt$ период сигнала WDI не завершается, то сторожевой таймер срабатывает и выполняет цикл отключения нагрузки (на рис.5 $t_7 = twdt$). Минимальная

Рис.5. Пример временной диаграммы функционирования сторожевого таймера

Fig.5. Example of timing diagram of operation of watchdog timer

длительность высокого или низкого уровня сигнала на входе WDI должна быть не менее одного периода заданной частоты генератора сторожевого таймера.

При срабатывании сторожевого таймера устанавливается низкий уровень сигнала WD_St . Высокий уровень на выходе WD_St может быть восстановлен подачей высокого логического уровня на вход $Control$, или на вход $PWoff$, или сбросом по питанию. По истечении времени $twdt$ с момента срабатывания сторожевого таймера формируется низкий логический уровень на выводе $Alarm$ (на рис.5 $t_8 = twdt$). Длительность отключения питания нагрузки с момента срабатывания сторожевого таймера

executed. In this case, the signal at the Compare output remains at the logic low level prior to the receipt of external $Control$, $PWoff$ signals, or restoration of load power supply. After a time t_{prot} (Fig.4: $t_3 = t_{prot}$), the control circuit sets the low logic level on the $Alarm$ external output. Using of the $Alarm$ output to activate additional level of protection will be discussed below.

After a time t_{rec} (Fig.4 $t_4 = 32t_{prot} = t_{rec}$) from the moment of the power-off, the control scheme restores the high logic level of $Alarm$ signal and the low level of $Gate$, and the differential amplifier goes into normal operation mode

with the option of limiting the load current. Full restoration of normal power supply to the load will occur under the condition of the decrease in load current below a threshold level (in Fig.4 during the time t_5). At that point, the latch-up protection cycle comes to an end.

At the time of powering on, due to charging of capacitors of the power supply filter, the current inrush is possible, which can exceed the threshold of latch-up protection. To avoid incorrect power-off, it is necessary to set t_{prot} larger than the duration of the current consumption peak (Fig.4: $t_5 < t_{prot}$).

Fig.5 illustrates an example of timing diagram of operation of watchdog timer.

In case of low logic level on WD_En external input, the operation of watchdog timer is permitted. The watchdog timer is locked when WD_En has a high logic level, or if latch-up protection is activated. If the period of WDI signal does not exceed $twdt$, the internal counter of the watchdog timer resets, and load power supply is not switched off (Fig.5: $t_6 < twdt$). If during the time $twdt$ the WDI signal doesn't complete, then the watchdog timer is activated and performs a cycle of the load

равна $2t_{wdt}$ (на рис.5 $t_9 = 2t_{wdt}$). После этого сигнал Alarm возвращается в состояние высокого логического уровня, питание нагрузки восстанавливается, и дополнительная защита отключается.

При включении нагрузки после цикла срабатывания сторожевого таймера из-за зарядки конденсаторов фильтра питания возможен бросок тока потребления, превышающий порог срабатывания защиты. Чтобы этот процесс не вызвал ложного срабатывания защиты от тиристорного защелкивания, t_{prot} должно превышать длительность пика тока потребления (на рис.5 $t_5 < t_{prot}$). Если на вход WDI по-прежнему не поступает периодический сигнал сброса, то цикл отключения по срабатыванию сторожевого таймера повторится через t_{wdt} (на рис.5 $t_{10} = t_{wdt}$). Появление низкого уровня на внешнем входе WD_En приводит к сбросу и выключению сторожевого таймера (то есть производит немедленное восстановление питания нагрузки), но не влияет на сигнал WD_St, высокий уровень которого может быть восстановлен подачей высокого логического уровня на вход Control, или на вход PWoff, или сбросом по питанию.

Высокий уровень на входе PWoff позволяет отключить питание нагрузки в любой момент и на произвольное время, возвращает в исходное состояние все узлы микросхемы и устанавливает все выходы в третье логическое состояние "отключено". Высокий уровень

вывода Gate приводит к отключению питания нагрузки. Нормальное функционирование восстанавливается только по низкому уровню на входе PWoff. Следует обратить внимание на необходимость подключения выводов Control, WD_En и WDI к конкретному логическому уровню, так как при активном высоком уровне сигнала PWoff происходит отключение дотяжек этих входов к земле, способное вызвать повышение потребляемого микросхемой тока.

При срабатывании схемы защиты возможно сохранение остаточного питающего напряжения на нагрузке, что может привести к сбоям защищаемых микросхем после восстановления питания. В момент срабатывания дополнительного уровня защиты вывод Alarm отпирает внутренний ключ на основе n-канального МОП-транзистора и обеспечивает полную разрядку цепи питания защищаемых микросхем.

Для индикации состояния микросхемы используются два выхода: Compare и WD_St. Они позволяют определить, имел ли место факт срабатывания защиты по току или по истечении времени ожидания сторожевого таймера. Восстановить первоначальное состояние этих сигналов можно только с помощью входа Control. Для возвращения сигналов Compare и WD_St в исходное состояние необходимо подать на вход Control управляющий сигнал высокого уровня длительностью не менее t_{prot} . Сигналы сброса длительностью менее t_{prot} игнорируются.

shutdown (Fig.5: $t_7 = t_{wdt}$). The minimum duration of a high or low signal level on the WDI input must be at least one period of the specified frequency of the generator of watchdog timer.

When the watchdog timer is activated the low level of WD_St signal is set. High level on WD_St output can be restored by applying a high logic level to the Control or PWoff inputs, or by power reset. After the time t_{wdt} since the watchdog timer activation a low logic level is formed on Alarm output (Fig.5: $t_8 = t_{wdt}$). The length of the load power supply outage after the watchdog timer activation is equal to $2t_{wdt}$ (Fig.5:

$t_9 = 2t_{wdt}$). After that, the Alarm signal returns to high logic level, the load power supply is restored, and additional protection is disabled. When the load is turned on after an operation cycle of watchdog timer, due to charging of capacitors of the power supply filter, the current inrush is possible, which can exceed the protection threshold. To avoid incorrect activation of latch-up protection, t_{prot} must exceed the duration of the current consumption peak (Fig.5: $t_5 < t_{prot}$). If there is no periodic reset signal on WDI input, then the shutdown cycle will be repeated by watchdog timer after t_{wdt} (Fig.5: $t_{10} = t_{wdt}$).

The appearance of low level on the WD_En external input leads to reset or disable of the watchdog timer (with immediate restoration of load power supply), but does not affect the signal WD_St, high level of which can be restored by applying a high logic level to the Control or PWoff inputs, or by power reset.

High level on PWoff input allows to power off load at any time, returns all nodes of a chip to the initial state and sets all outputs to the third logic state "disabled". High level on Gate output shuts off load power supply. Normal operation is restored only at a low level at the PWoff input. It is necessary to

Рис.6. Пример осциллограммы напряжений на выводах Vdd и Vdd_C при нарушениях питания (черный – Vdd, серый – Vdd_C, C1 = 10 мкФ, сторожевой таймер отключен)

Fig.6. Example of oscillogram of voltages on outputs Vdd and Vdd_C in case of power disturbances (black – Vdd, gray – Vdd_C, C1 = 10 μ F, watchdog timer disabled)

Рис.7. Пример осциллограммы напряжений на выводах Vdd и Vdd_C при аварии питания (черный – Vdd, серый – Vdd_C, C1 = 10 мкФ, сторожевой таймер отключен)

Fig.7. Example of oscillogram of voltages on outputs Vdd and Vdd_C in case of power failure (black – Vdd, gray – Vdd_C, C1 = 10 μ F, watchdog timer disabled)

Поскольку существует вероятность кратковременного нарушения питания под воздействием радиационных факторов, предусмотрена возможность резервного питания микросхемы от дополнительного внешнего конденсатора, подключаемого к выводу Vdd_C. Основным источником питания подсоединяется к выводу Vdd. При нормальном функционировании основного источника питания потребляемый ток протекает

между выводами Vdd_C и Vdd через внутренние ключи, реализованные на р-канальных МОП-транзисторах. Управление этими ключами осуществляется компаратором COMP1. В случае сбоя основного источника питания происходит снижение напряжения на выводе Vdd, и компаратор COMP1 размыкает ключи. Питание микросхемы в таком случае будет некоторое время поддерживаться за счет внешнего конденсатора C1. Выбор

pay attention to the connection of Control, WD_En and WDI outputs to a specific logic level, as in case of active high level of PWOFF signal these inputs disconnect from the ground that can cause increased current consumption of the IC.

When protection circuit is activated, the residual voltage on the load can lead to failure of the protected circuits after power supply restoration. When additional protection is activated, the Alarm output unlocks the internal key based on n-channel MOS transistor and ensures full discharge of the power supply circuit of the protected chips.

For indication of circuits status the Compare and WD_St outputs are used. They allow to determine whether the overcurrent protection or watchdog timer were activated. It is possible to restore an initial state of these signals only by means of Control input. For the return of Compare and WD_St signals in its initial state, it is necessary to apply to the Control input the control signal of high level with duration not less than t_{prot} . The reset signals with duration less than t_{prot} are ignored.

Because there is a likelihood of short-term disturbances of the power supply under the influence of

radiation factors, it is provided the possibility of power backup of the IC using an additional external capacitor that is connected to the Vdd_C output. The main power supply is connected to Vdd output. During normal operation of primary power supply the current flows between Vdd_C and Vdd outputs through the internal keys that are implemented on base of p-channel MOS transistors. The comparator COMP1 controls these keys. In the case of a failure of the primary power source the voltage on Vdd output decreases, and a comparator COMP1 opens the keys. In this case, the power supply of the chip will be supported

Характеристики специальных факторов по группам исполнения

Characteristics of special factors for groups of design

Виды специальных факторов Types of special factors	Характеристики специальных факторов Characteristics of special factors	Значения характеристик специальных факторов Values of characteristics of special factors	
		1469TK025	1469TK035
	7.И ₁	5У _с	4У _с
	7.И ₆	6У _с	6У _с
7.И	7.И ₇	0,5×5У _с	5×4У _с
	7.И ₈	1У _с	0,013×1У _с
	7.И ₁₂ –7.И ₁₃	2×2Р	2Р
7.С	7.С ₁	5У _с	4У _с
	7.С ₄	5У _с	3×4У _с
	7.К ₁	2К ^{1,2}	2К
7.К	7.К ₄	1К ^{1,2}	1К ^{1,2}
	7.К ₁₁	80 МэВ·см ² /мг ³	41 МэВ·см ² /мг

- ¹ При совместном воздействии факторов с характеристиками 7.К₁ и 7.К₄ / At the combined action of factors with the characteristics of 7.К₁ and 7.К₄.
² При независимом воздействии факторов с характеристиками 7.К₁ и 7.К₄ / At the independent action of factors with the characteristics of 7.К₁ and 7.К₄.
³ По катастрофическим отказам / For catastrophic failures.

номинала этого конденсатора позволяет задать время автономного функционирования микросхемы. Примеры осциллограмм напряжений на выводах Vdd и Vdd_C при нарушении и аварии питания микросхемы приведены на рис.6 и 7.

Из этих рисунков видно, что активизация супервизора питания TH1 произошла через 180 мс после отключения напряжения питания на выводе Vdd.

При отключенной функции сторожевого таймера выводы WDI, Cap_WD и WD_St можно не подключать. Микросхема имеет два информационных выхода типа "открытый сток", позволяющих внешним системам управления определять факты срабатывания защиты от тиристорного защелкивания и завершения времени ожидания сторожевого таймера.

some time by external capacitor C1. Selection of the value of this capacitor allows to set the time of autonomous operation of the chip. Examples of oscillogram of the voltages on Vdd and Vdd_C outputs in case of power disturbances are shown in Fig.6 and Fig.7.

Fig.6 and 7 show that the activation of the voltage supervisor TH1 occurred after 180 ms after disconnection of the power supply at Vdd output.

When the watchdog timer is disabled, the WDI, Cap_WD and WD_St outputs can be not connected. The microchip has two data outputs of "open drain" type, which allows

external control systems to register the activation of the latch-up protection and the time-out of watchdog timer.

The microchip performs its functions and stores the values of parameters during and after the impact of special factors with characteristics given in the table in accordance with GOST RV 20.39.414.2-98.

For testing of microchips the SMC "Technological Centre" created measuring stand that allows automated precision analog and digital measurements of elements on the wafers and after the packaging.

Thus, to increase the resistance of electronic component base, which operates in conditions of influence of external cosmic factors, the specialized microchips 1469TK025 and 1469TK035 with the function of latch-up protection are proposed. The microchips successfully passed tests and are produced with VP (military acceptance) quality. Both microchips are made in compact package MK 5123.28-1.01. ■

This paper was created with the financial support of the Ministry of Education and Science of the Russian Federation. Unique identifier RFMEFI57814X0061.

Микросхема выполняет свои функции и сохраняет значения параметров во время и после воздействия специальных факторов со значениями характеристик, приведенных в таблице в соответствии с ГОСТ РВ 20.39.414.2-98.

Для проверки микросхем после изготовления в НПК "Технологический центр" создан контрольно-измерительный стенд, который позволяет проводить прецизионные автоматизированные аналоговые и цифровые измерения элементов как на пластинах, так и после корпусирования.

Таким образом, для повышения стойкости электронной компонентной базы, работающей в условиях воздействия внешних космических факторов, предложены специализированные микросхемы 1469TK025 и 1469TK035 с функцией защиты от тиристорного эффекта. Микросхемы успешно прошли испытания и выпускаются с категорией качества ВП. Оба варианта микросхем выполнены в малогабаритном корпусе МК 5123.28-1.01.

Статья подготовлена при финансовой поддержке Минобрнауки России. Уникальный идентификатор ПНИ RFMEFI57814X0061.

ЛИТЕРАТУРА

1. Чумаков А.И., Васильев А.Л., Козлов А.А., Кольцов Д.О., Криницкий А.В., Печенкин А.А., Тарараксин А.С., Яненко А.В. Прогнозирование локальных радиационных эффектов в ИС при воздействии факторов космического пространства // Микроэлектроника. 2010. Т. 39. № 2. С. 85-90.
2. Чумаков А.И. Действие космической радиации на ИС // Радио и связь. 2004. 320 с.
3. Holmes-Siedle A., Adams L. Handbook of Radiation Effects // Oxford university press. 1993. 479 p.
4. Messenger G.C., Ash M.S. Single Event Phenomena. - N.Y., Chapman&Hall. 1997. 368 p.
5. Коняхин В.В., Денисов А.Н., Федоров Р.А., Вильсон А.Л., Бражников С.С., Коновалов В.С., Малашевич Н.И., Росляков А.С. Микросхемы для аппаратуры космического назначения : Практическое пособие / Под общ. ред. Саурова А.Н. - М.: ТЕХНОСФЕРА, 2016. 388 с.
6. Гаврилов С.В., Денисов А.Н., Коняхин В.В., Малашевич Н.И., Фёдоров Р.А. Семейство серии базовых матричных кристаллов // Известия ВУЗов. Электроника. 2015. № 5 (101). С. 497-504.