ОСОБЕННОСТИ РАБОТЫ МОП-ТРАНЗИСТОРОВ НА ОСНОВЕ КРЕМНИЕВЫХ СТРУКТУР ПРИ ВЫСОКИХ ТЕМПЕРАТУРАХ

PECULIARITIES OF SILICON-BASED MOSFETS OPERATION AT HIGH TEMPERATURES

УДК 621.382.322, ВАК 05.27.01, DOI:10.22184/1993-8578.2016.70.8.96.103

А.Бенедиктов^{1,2}, Е.Горнев^{1,2}, А.Потупчик², А.Михайлов², А.Смирнов² / abenediktov@mikron.ru
A.Benediktov^{1,2}, E.Gornev^{1,2}, A.Potupchik², A.Mikhailov², A.Smirnov²

Исследована работа МОП-транзисторов с технологическими нормами 0,5 мкм, выполненных на структурах кремний на изоляторе (КНИ) и на объемном кремнии, в диапазоне температур от –60 до 250 °С. Произведено сопоставление рабочих характеристик МОП-транзисторов, выполненных на основе указанных структур. На основе сопоставления сделаны выводы о работоспособности КНИ МОП-транзисторов и дано физическое объяснение отказов МОП-транзисторов на объемном кремнии при температурах выше 125 °С.

The operation of silicon-based and silicon on insulator (SOI) based 0.5 μm MOSFETs has considered at the temperature range from –60 to 250 °C. Basic MOSFET's characteristics and parameters have compared. Advantages of SOI MOSFETs at the temperatures more than 125 °C has explained. This project carried out for the creation of high-temperature element basis, for the applications in various industries.

Известно, что диапазон рабочих температур, на который рассчитаны микроэлектронные компоненты и интегральные схемы на кремниевых структурах, очень ограничен. Например, рабочий диапазон промышленных электронных изделий лежит в пределах от –40 до 85 °С, а диапазон военной электроники – от –55 до 125 °С (рис.1). Однако существует ряд задач, для решения которых необходима электроника с большей предельно допустимой рабочей температурой. Как правило, подобные электронные компоненты рассчитаны на устойчивую работу в диапазоне температур от –60 до 225 °С и объединяются в класс высокотемпературной электроники (High Temperature Electronics, HTE) [1, 2, 3].

Для реализации высокотемпературной элементной базы используются полупроводниковые структуры на основе кремний на изоляторе (КНИ) (Silicon on Insulator, SOI), карбида кремния

(SiC) или нитрида галлия (GaN) [4]. При этом электронные компоненты на основе технологии КНИ имеют меньшую конечную стоимость, а сама технология отработана при производстве радиационно-стойких интегральных схем [3, 4, 5]. Вследствие низкой стоимости и высокой технологичности элементная база на основе КНИ актуальна в приложениях авиационной, автомобильной, нефтегазовой, космической и атомной отраслей промышленности [1, 3, 4, 6].

Основной проблемой КМОП-структур на кремниевой основе, возникающей при повышении температуры, являются токи утечки [1, 5, 7]. В технологии КНИ данные токи минимизируются за счет полной диэлектрической изоляции каждого электронного компонента.

В настоящем проекте проведено сравнение основных характеристик МОП-транзисторов с технологическими нормами 0,5 мкм, выполненных на основе структур КНИ и на объемном

¹ Московский физико-технический институт / Moscow institute of physics and technology.

² Научно-исследовательский институт молекулярной электроники / Research institute for molecular electronics.

Рис.1. Классификация электронных компонентов в соответствии с диапазонами рабочих температур

Fig.1. Classification of electronic components depending on operating temperature range

кремнии, в диапазоне температур от 0 до 250 °С. На основе сопоставления рабочих характеристик МОП-транзисторов сделаны выводы о работоспособности КНИ МОП-транзисторов и объяснены особенности функционирования МОП-транзисторов на объемном кремнии при температурах выше 125 °С.

Выбор для испытаний при высоких температурах МОП-транзисторов с минимальными технологическими нормами, сопоставимыми с величиной 1 мкм, обусловлен аналогичными исследованиями транзисторов с нормами 0,8 мкм, проведенными фирмой Honeywell в рамках проекта Energy Deep Trek [8].

It is known that the operating temperature range of micro-electronic components and integrated circuits on silicon structures is very limited. For example, the operating range of industrial electronic products is from -40 to 85 °C, and the range of military electronics is from -55 to 125 °C (Fig.1). However, for some tasks the electronics with a higher maximum allowable operating temperature is demanded. Typically, these electronic components are designed for stable operation in the temperature range from -60 to 225 °C and belong to the class of high-temperature electronics (HTE) [1, 2, 3].

For creation of the high temperature circuitry silicon on insulator (SOI) structures, silicon carbide (SiC) and gallium nitride (GaN) are used [4]. Electronic components on

the SOI basis have a lower final cost and the technology is well established in the production of radiation-resistant integrated circuits [3, 4, 5]. Due to the low cost and high manufacturability the SOI circuitry is relevant for the aviation, automotive, oil and gas, aerospace and nuclear industries [1, 3, 4, 6].

The main problem of CMOS structures on a silicon basis that arises with increasing temperature are leakage currents [1, 5, 7]. In SOI technology these currents are minimized due to the complete dielectric isolation of each electronic component.

This project is devoted to the comparison of the main characteristics of 0.5 μm MOS transistors, which are made on the basis of SOI structures and bulk silicon, in the temperature range from 0 to

250 °C. Based on this comparison the conclusions about the operability of SOI MOS are presented and the features of functioning of MOS transistors on a bulk silicon at temperatures above 125 °C are explained.

The choice for testing at high temperatures of the MOSFETs manufactured by the technology of close to 1 μm is caused by similar studies of 0.8 μm transistors conducted by Honeywell in the framework of Energy Deep Trek project [8].

STUDIED ELECTRONIC COMPONENTS AND DESIGN OF EXPERIMENT

The n- and p-channel MOS transistors with an operating voltage of 5 V made on the SOI structures and bulk silicon are selected as objects of study. These MOS transistors have a channel length of

Таблица 1. Наименования и основные характеристики исследуемых МОП-транзисторов на структурах КНИ

Table 1. Designations and basic characteristics of SOI MOS transistors

Наименование прибора в технологической линейке Designation of device	Геометрические параметры, мкм Geometrical parameters, μm	
	W	L
НМОП-Транзистор nmos_a_vhv	0,48	0,5
РМОП-Транзистор pmos_a_vhv	0,48	0,5

Таблица 2. Наименования и основные характеристики исследуемых МОП-транзисторов на объемном кремнии

Table 2. Designations and basic characteristics of bulk-silicon MOS transistors

Наименование прибора в технологической линейке Designation of device	Геометрические параметры, мкм Geometrical parameters, μm	
	W	L
N5 Полосковый nmos 5V	0,5	0,5
P5 Полосковый pmos 5V	0,5	0,5

ИССЛЕДУЕМЫЕ ЭЛЕКТРОННЫЕ КОМПОНЕНТЫ И ПЛАН ЭКСПЕРИМЕНТА

В качестве объектов исследования выбраны n- и p-канальные МОП-транзисторы с рабочим напряжением 5 В, выполненные на структурах КНИ и на объемном кремнии. Указанные МОП-транзисторы имеют длину канала 0,48–0,50 мкм и входят в состав линеек электронных компонентов, выпускаемых предприятием "НИИМЭ и Микрон" (табл.1 и 2).

План эксперимента:

- измерить параметры МОП-транзисторов на кристаллах при температурах от -60 до 250°C ;
- получить зависимости порогового напряжения, тока насыщения и тока утечки МОП-транзисторов от температуры;
- сопоставить характеристики и зависимости для МОП-транзисторов на структурах КНИ и на объемном кремнии;

0.48–0.50 μm and are manufactured by Mikron (tab.1 and tab.2).

The design of experiments includes following steps:

- to measure the parameters of MOS transistors on chips at temperatures from -60 to 250°C ;
- to obtain the dependencies of threshold voltage, saturation current and leakage current of MOS transistors on the temperature;
- to compare the characteristics and dependencies for the MOS transistor on SOI structures and on bulk silicon;
- based on comparison and analysis of the obtained

correlations to draw conclusions about the possibility of using high-voltage MOS transistors on SOI structures and to explain the operating features of the MOS transistors on a bulk silicon at temperatures above 125°C .

OBTAINED CHARACTERISTICS OF MOS TRANSISTORS

The results of measurements of parameters of MOS transistors at different temperatures are presented in the form of dependences of threshold voltage, the saturation current and leakage current on the temperature (Fig.2–4).

In particular, Fig.2 shows the dependence of threshold voltage of the MOS transistors on temperature. According to the data for the n-channel transistors (Fig.2a) the threshold voltage of SOI MOS transistor is about 1 V at the temperature of 60°C and about 0.7 V at 250°C . Similar values for the MOS transistor on bulk silicon are equal to 0.7 and 0.3 V, respectively. Threshold voltages of p-channel SOI transistor (Fig.2b) at minimum and maximum temperatures are -1.2 V and -0.8 V, respectively. Similar values for the transistor on bulk silicon are approximately equal to -0.9 V and -0.5 V.

- на основании сопоставления и анализа полученных зависимостей сделать выводы о возможности использования высоковольтных МОП-транзисторов на структурах КНИ и объяснить особенности работы МОП-транзисторов на объемном кремнии при температурах выше 125 °С.

ПОЛУЧЕННЫЕ ХАРАКТЕРИСТИКИ МОП-ТРАНЗИСТОРОВ

Результаты измерений параметров МОП-транзисторов при различных температурах представлены в виде зависимостей порогового напряжения, тока насыщения и тока утечки от температуры (рис.2-4).

Так, на рис.2 приведены зависимости порогового напряжения МОП-транзисторов от температуры. Согласно данным для n-канальных транзисторов (рис.2а) пороговое напряжение КНИ МОП-транзистора составляет примерно 1 В при температуре -60 °С и 0,7 В при 250 °С. Аналогичные значения для МОП-транзистора на объемном кремнии равны 0,7 и 0,3 В соответственно. Пороговое напряжение р-канального транзистора на основе КНИ (рис.2б) при минимальной и максимальной температурах составляет -1,2 и -0,8 В соответственно. Аналогичные значения для транзистора на объемном кремнии составляют приблизительно -0,9 и -0,5 В.

Учитывая линейный характер представленных зависимостей, приведем значения дрейфа порогового напряжения на 1 °С для исследуемых

Рис.2. Зависимости порогового напряжения V_{th} от температуры T : а – для n-канальных МОП-транзисторов; б – для p-канальных МОП-транзисторов

Fig.2. Dependences of threshold voltage V_{th} on temperature T : а – n-channel MOS transistors; б – p-channel MOS transistors

Given the linear nature of these relationships, we will present the values of drift of the threshold voltage per 1 °C for the investigated MOS transistors (tab.3). Tab.3 presents also the same parameters for MOS transistors developed by Honeywell in the framework of the Energy Deep Trek project [8]. According to the table, a drift of the threshold voltage of n-channel SOI MOS transistor investigated in this work is lower than that of compared transistor on a bulk silicon and of Honeywell's transistor. A similar parameter for the p-channel SOI MOS-transitory is less than the specific threshold voltage of the

Honeywell' device. The difference between characteristics of Mikron's and Honeywell's MOS transistors is caused by the inverse dependence of the drift of the threshold voltage on the concentration of dopant in the drain-source area of the transistor. Since Honeywell use 0.8 μm process (versus Mikron's 0.5 μm process) the specific doping concentration is less than that in the Mikron's transistor, which determines the large value of the drift of the threshold voltage per 1 °C.

Dependences of saturation currents of MOS transistors at different temperatures are shown in Fig.3. Since the saturation current

of the MOS transistor has a linear dependence on temperature [7], as in the case of the previous dependence, we present the values of the drift of the saturation currents of MOS transistors per 1 °C (tab.4). According to the comparison, the values of drift of the saturation current for the similar (by type of conductivity) MOS transistors can be considered approximately identical. At the same time, in the whole temperature range the difference between the values of saturation currents of SOI MOS transistors from saturation currents of MOS transistors on a bulk silicon is about $0.4 \cdot 10^{-4}$ – $0.5 \cdot 10^{-4}$ A.

Рис.3. Зависимости тока насыщения I_{sat} от температуры T : а – для n-канальных МОП-транзисторов; б – для p-канальных МОП-транзисторов

Fig.3. Dependences of saturation current I_{sat} on temperature T : а – n-channel MOS transistors; б – p-channel MOS transistors

Dependences of leakage currents of transistors on the temperature are shown in Fig.4. For both n-channel (Fig.4a) and p-channel (Fig.4b) MOS transistors the leakage current reaches extreme values at the temperature of 250 °C. Exponential dependence of leakage current on temperature is typical for all four test transistors, and at temperatures above 125 °C a more intense change of leakage current is noticed in MOS transistors on a bulk silicon. For example, at maximum temperature, the leakage currents for n- and p-channel transistors are of $7.16 \cdot 10^{-9}$ A and $-1.13 \cdot 10^{-9}$ A respectively, that

in seven and three times exceed similar parameters of SOI MOS transistors.

PHYSICAL INTERPRETATION OF OBTAINED RESULTS

The obtained dependences allow to consider that the operation of the SOI MOS transistors is more stable at high (>125 °C) temperatures in comparison with MOS transistors on a bulk silicon. This conclusion follows from multiple excess of the level of leakage currents for MOS transistors on a bulk silicon compared with that for SOI MOS transistors at temperatures above 125 °C.

МОП-транзисторов (табл.3). Также в табл.3 представлены аналогичные показатели для КНИ МОП-транзисторов, разработанных Honeywell в рамках проекта Energy Deer Trek [8]. Согласно данным таблицы, дрейф порогового напряжения n-канального КНИ МОП-транзистора, исследуемого в данной работе, меньше, чем у сопоставляемых транзистора на объемном кремнии и транзистора Honeywell. Аналогичный показатель для p-канального КНИ МОП-транзистора меньше удельного порогового напряжения аналога Honeywell. Разница между показателями КНИ МОП-транзисторов фирм "НИИМЭ и Микрон" и Honeywell объясняется обратной зависимостью дрейфа порогового напряжения от концентрации легирующей примеси в области сток-исток транзистора. Так как минимальная технологическая норма КНИ МОП-транзисторов фирмы Honeywell равна 0,8 мкм (против 0,5 мкм у транзисторов "НИИМЭ и Микрон"), то удельная концентрация легирующей примеси меньше, чем у транзистора "НИИМЭ и Микрон", что определяет большие значения дрейфа порогового напряжения на 1 °C.

Зависимости токов насыщения МОП-транзисторов при различных температурах показаны на рис.3. Так как ток насыщения МОП-транзистора имеет линейную зависимость от температуры [7], то, как и в случае с предыдущей зависимостью, приведем значения дрейфа токов насыщения МОП-транзисторов на 1 °C (табл.4). Согласно сопоставлению, значения

The phenomenon of increased leakage current in MOS transistors on a bulk silicon with increasing temperature is primarily caused by the drift of minority carriers in the volume of the substrate [9]. The intensity of the drift of minority carriers increases with increasing temperature and leads, ultimately, to reduction of threshold voltage to close to zero values, when the MOS transistor is open at zero voltage on gate [9]. As a result, the MOSFET loses its amplifying properties, that is tantamount to failure [9].

In turn, in SOI MOS transistors due to the buried insulation layer, the area of drift of minority carriers

Таблица 3. Дрейф порогового напряжения МОП-транзисторов на основе различных структур, приходящийся на 1°C , $V_{th}/T \cdot 10^{-3}$, В/ $^\circ\text{C}$
 Table 3. Drift of threshold voltage of MOS transistors based on different structures, per 1°C , $V_{th}/T \cdot 10^{-3}$, V/ $^\circ\text{C}$

Тип транзистора Type of transistor	КНИ SOI	Кремний Bulk silicon	Honeywell SOI
п-канальный n-channel	1,12	1,17	1,56
р-канальный p-channel	1,22	1,13	1,33

Таблица 4. Дрейф тока насыщения МОП-транзисторов на основе различных структур, приходящийся на 1°C , $I_{sat}/T \cdot 10^{-7}$, А/ $^\circ\text{C}$
 Table 4. Drift of saturation current of MOS transistors based on different structures, per 1°C , $I_{sat}/T \cdot 10^{-7}$, A/ $^\circ\text{C}$

Тип транзистора Type of transistor	КНИ SOI	Кремний Bulk silicon
п-канальный n-channel	3,52	3,61
р-канальный p-channel	2	1,61

дрейфа тока насыщения для однотипных (по типу проводимости) МОП-транзисторов можно считать приблизительно одинаковыми.

При этом на всем диапазоне температур значения токов насыщения КНИ МОП-транзисторов отличаются от значений токов насыщения МОП-транзисторов на объемном кремнии примерно на $0,4 \cdot 10^{-4}$ – $0,5 \cdot 10^{-4}$ А.

Зависимости токов утечки транзисторов от температуры приведены на рис.4. Как в случае

п-канальных (рис.4а), так и р-канальных (рис.4б) МОП-транзисторов ток утечки достигает экстремальных значений при температуре 250°C . Для всех четырех исследуемых транзисторов характерна экспоненциальная зависимость тока утечки от температуры, причем при температурах выше 125°C отмечено более интенсивное изменение токов утечки у МОП-транзисторов на объемном кремнии. Так, при максимальной температуре токи утечки составляют $7,16 \cdot 10^{-9}$ А

is limited to the area between the drain and the source. As a result, the leakage currents at high temperatures are lower and threshold voltage is sufficient to provide amplifying properties.

CONCLUSION

Thus, this paper presented and compared the main characteristics of $0.5 \mu\text{m}$ MOS transistors on the SOI structures and bulk silicon in the temperature range from 0 to 250°C . Based on the comparison of operating characteristics of MOS transistors on the basis of these structures at temperatures above 125°C , conclusions on the

performance of SOI MOSFET's are drawn and the distinctive features of MOS transistors on a bulk silicon are explained.

The qualitative advantage of SOI structures compared with the structures based on bulk silicon for creation of high temperature transistors is shown. It is determined that at high temperature due to the presence of a buried insulation layer the minimal (in comparison with MOS transistors on a bulk silicon) leakage current at minimal saturation current is provided. This is confirmed by the presence of the amplifying properties of SOI transistors on the whole range of the

stated temperatures. Therefore, $0.5 \mu\text{m}$ SOI MOS transistors with 5 V supply voltage meet the requirements for the operation in the temperature range from 0 to 250°C , and can be classified as high-temperature microelectronic components. ■

The project was supported by the Ministry of education and science of the Russian Federation in the framework of the Federal Targeted Programme for Research and Development in Priority Areas of Development of the Russian Scientific and Technological Complex for 2014 – 2020 according to the agreement No. 14.576.21.0063 dated October 23, 2014 (unique identifier of applied research RFMEFI57614X0063).

Рис.4. Зависимости тока утечки I от температуры T : а – для n-канальных МОП-транзисторов; б – для p-канальных МОП-транзисторов

Fig.4. Dependences of leakage current I on temperature T : а – n-channel MOS transistors; б – p-channel MOS transistors

и $-1,13 \cdot 10^{-9}$ А для n- и p-канального транзисторов соответственно, что в семь и три раза превышает аналогичные показатели КНИ МОП-транзисторов.

ФИЗИЧЕСКАЯ ИНТЕРПРЕТАЦИЯ ПОЛУЧЕННЫХ РЕЗУЛЬТАТОВ

Полученные зависимости позволяют считать работу МОП-транзисторов на структурах КНИ более устойчивой при высоких ($>125^\circ\text{C}$) температурах в сравнении с МОП-транзисторами на объемном кремнии. Это следует из кратного превышения токами утечки МОП-транзисторов на объемном кремнии уровня токов утечки КНИ МОП-транзисторов при температурах выше 125°C .

Явление увеличения тока утечки в МОП-транзисторах на объемном кремнии при повы-

шении температуры обусловлено прежде всего дрейфом неосновных носителей в объем подложки [9]. Интенсивность дрейфа неосновных носителей возрастает с повышением температуры и приводит, в конечном итоге, к понижению порогового напряжения до близких к нулю значений, когда МОП-транзистор открыт при нулевом напряжении на затворе [9]. Вследствие этого МОП-транзистор теряет усилительные свойства, что равносильно его выходу из строя [9].

В свою очередь, в КНИ МОП-транзисторах, за счет наличия слоя скрытой изоляции, область дрейфа неосновных носителей ограничена областью между стоком и истоком. Вследствие этого обеспечивается меньший уровень токов утечки при высоких температурах и пороговое напряжение, достаточное для обеспечения усилительных свойств.

ЗАКЛЮЧЕНИЕ

Таким образом, в работе получены и сопоставлены основные характеристики МОП-транзисторов с технологическими нормами $0,5 \text{ мкм}$, выполненных на структурах КНИ и на объемном кремнии, в диапазоне температур от 0 до 250°C . На основе сопоставления рабочих характеристик МОП-транзисторов, выполненных на базе указанных структур, сделаны выводы о работоспособности КНИ МОП-транзисторов и объяснены особенности работы МОП-транзисторов на объемном кремнии при температурах выше 125°C .

Показано качественное преимущество использования структур КНИ перед структурами на основе объемного кремния при создании высокотемпературных транзисторов. Установлено, что при высокой температуре за счет наличия слоя скрытой изоляции обеспечивается минимальный (в сравнении с МОП-транзисторами на объемном кремнии) ток утечки при минимальных токах насыщения. Это подтверждается наличием усилительных свойств у транзисторов на структурах КНИ на всем диапазоне заявленных температур. Следовательно, МОП-транзисторы на структурах КНИ с технологическими нормами $0,5 \text{ мкм}$ и напряжением питания 5 В отвечают критериям, предъявляемым к работе МОП-транзисторов в диапазоне температур от 0 до 250°C , и могут быть отнесены к классу высокотемпературных микроэлектронных компонентов.

Работа выполнена при поддержке Министерства образования и науки Российской Федерации в рамках федеральной целевой программы "Исследования и разработки по приоритетным направлениям развития научно-технологического комплекса России на 2014–2020 годы") по соглашению №14.576.21.0063 от 23 октября 2014 года (уникальный идентификатор прикладных научных исследований RFMEFI57614X0063).

ЛИТЕРАТУРА

1. **Полищук А.** Полупроводниковые материалы и приборы для жестких условий эксплуатации // Современная электроника. 2006. № 4. С. 20–21.
2. **Janssens E.** Smart High-Temperature High-Reliability Integrated Electronics // 4th European Networking Event. Düsseldorf, 2012. 10 p.
3. **Shmidt A.** Analog Circuit Design in PD-SOI CMOS Technology for High Temperatures up to 400 °C using Reverse Body Biasing (RBB). Duisburg: University of Duisburg-Essen, 2014. 223 p.
4. **Mantooth A., Mojarradi M., Johnson W.** Emerging Capabilities in Electronics Technologies for Extreme Environments Part I – High Temperature Electronics // IEEE Power Electronics Society NEWSLETTER. Vol. 18. 2006. № 1. P. 9–14.
5. **Lambert W.** Extension of Fundamental Standard Cells Set for High Temperature SOI EDA Based Design. Final Report of Master's Thesis. Lausanne: Microelectronics Systems Laboratory (LSM). 2011. 60 p.
6. **Johnson W., Evans J., Jacobsen P. et al.** The Changing Automotive Environment: High-Temperature Electronics // IEEE Transactions on Electronic Packaging Manufacturing. 2004. Vol. 27. № 3. P. 164–176.
7. **Шелепин Н.А.** Физические основы моделирования паразитных биполярных элементов КНИ КМОП СБИС // Нано- и микросистемная техника. 2015. № 5. С. 9–13.
8. **Ohme B., Johnson M., Hansen J. et al.** Updated Results from Deep Trek High Temperature Electronics Development Programs. Plymouth: Honeywell International Inc. 2007. 8 p.
9. **Зи С.** Физика полупроводниковых приборов: В 2-х кн. Кн. 2. / С.Зи; пер. с англ.; 2-е перераб. и доп. изд. – М.: Мир. 1984. 456 с.