МОДЕЛИРОВАНИЕ МНОГОЗАТВОРНЫХ ТРАНЗИСТОРНЫХ СТРУКТУР С ОСТРОВКАМИ ЛЕГИРОВАНИЯ В КАНАЛЕ

MULTIGATE MOSFET MODEL WITH A QUANTUM DOT IN THE CHANNEL

УДК 621.382+621.396.6

МАРЬИНА ЕЛЕНА ВЛАДИМИРОВНА¹MARYINA ELENA V.¹ИМАМЕТДИНОВ ЭМИЛЬ ФЭРИДОВИЧ¹IMAMETDINOV EMIL F.¹КРАСНЮК АНДРЕЙ АНАТОЛЬЕВИЧ^{1,2}KRASNYUK ANDREY A.^{1,2}

aakrasnyuk@mephi.ru

aakrasnyuk@mephi.ru

¹ Федеральное государственное учреждение «Федеральный научный центр Научно-исследовательский институт системных исследований Российской академии наук»

¹ SRISA, Moscow, Russian Federation

² Национальный исследовательский ядерный университет «МИФИ»

² Electronics Department, National Research Nuclear University "MEPhI", Moscow, Russian Federation

Разработана и исследована референсная модель для анализа SGMOS (split gate MOS) транзисторов. Показано, что применение расщепленного затвора вполне эффективно в модуляционно-легированных структурах класса PDCFET. Снижение крутизны, быстродействия и изменение ВАХ транзисторных структур не носит катастрофический характер вплоть до температур 200–250 °С.

Ключевые слова: периодически легированный канал; расщепленный затвор; МДП транзисторные структуры.

The research of the reference model for impact ionization effects in SGMOS (split gate MOS) is presented. It is shown that the use of the split gate model of modulation-doped structures as PDCFET is quite effective for studies of impact ionization effects. Decrease in the steepness, speed, and change in the I–V characteristics of transistor structures is not catastrophic up to temperatures of 200–250 °C.

Keywords: periodically doped channel; split gate; MOS structures; impact ionization effects.

ВВЕДЕНИЕ

Наноразмерные МДП транзисторные структуры с расщепленным затвором (split gate MOS — SGMOS) обеспечивают возможность формирования одномерных и двумерных элементов в скрытом слое двумерного электронного газа. Считается, что применение расщепленных электродов наиболее эффективно в модуляционно-легированных структурах и менее эффективно в дельта-легированных образцах [1]. В работах [2–3] рассматривались МДП транзисторные структуры по технологии PDCFET (periodically doped channel), в которых используется модуляционно-легированный канал. Представляется актуальной задача исследования подобных структур как структур с расщепленным затвором, поскольку позволяет рассмотреть возможность создания на их основе целого ряда датчиков и преобразователей, в частности для устройств на основе поверхностного плазменного резонанса [4].

МОДЕЛЬ SGMOS

Основной задачей исследования является разработка транзисторных структур при помощи приборно-технологических программ моделирования, которые можно использовать для экстракции SPICE параметров датчиков и преобразователей для высокотемпературной электроники, а также исследование характеристик полученных структур для устройств на основе поверхностного плазменного резонанса. Предметом исследования в работе является МДП транзисторная структура с периодически легированным каналом, созданная по прототипу технологии XFAB 1,0 мкм НТ (высокотемпературная). Модель МДП-транзистора

с периодически легированным каналом и является основным объектом исследования в данной работе. Анализируемые МДП структуры выполнены по технологическим нормам 0,5 мкм КНИ КМОП. Особенностью полученной структуры является

Рис. 1. SGMOS референсная модель

Fig. 1. SGMOS reference model

неоднородное легирование канала (рис. 1) при наличии расщепленного затвора.

При моделировании данного транзистора был соблюден определенный технологический маршрут, ключевым моментом которого является дополнительная ионная имплантация мышьяка для n-канального транзистора и бора для p-канального в подзатворную область. В результате этого канал транзистора приобретает так называемую периодичность легирования.

Также при моделировании анализируемой структуры были сформированы слабелегированные LDD-области, которые удлиняют области стока и истока в сторону канала. В целях изоляции затвор МОП-транзистора окружен разграничительной прослойкой в виде толстого слоя окисла кремния.

Для дальнейшего исследования будем рассматривать n-канальный МОП транзистор и его характеристики. Для анализа полученной структуры были построены графики распределения примесей, на рис. 2 приведено распределение концентрации примесей в подзатворной области.

Анализ показал, что:

- начальная эффективная длина канала составляет 0,25 мкм;
- при формировании n-карманов транзистора максимальная концентрация примеси равна $3,16 \cdot 10^{20} \text{ см}^{-3}$;
- при формировании подзатворной области с помощью дополнительной имплантации бором максимальная концентрация примеси возникает на границе раздела кремний — оксид кремния.

Была проведена оценка зависимостей ВАХ от уровня легирования островка в канале транзистора и его длины, которые приведены соответственно на рис. 3 и рис. 4.

Результаты показывают ожидаемые увеличение крутизны и уменьшение порогового напряжения при возрастании уровня легирования островка, что объясняется модельным приближением к поведению транзисторной структуры при наличии двумерного электронного газа. Наблюдающиеся снижение крутизны и рост порогового напряжения при увеличении размеров островка легирования канала вполне соответствуют омической модели для транзисторов с расщепленным затвором. Показано, что данная зависимость имеет квадратичный характер, а именно: при увеличении длины островка легирования в N^2 раз соответствующее снижение крутизны транзистора будет пропорционально в N раз.

Рис. 2. Распределение примесей в канале

Fig. 2. Doping distribution at horizontal section

ХАРАКТЕРИСТИКИ SGMOS ПРИ ПОВЫШЕННЫХ ТЕМПЕРАТУРАХ

Общее изменение ВАХ транзисторов при увеличении температуры во многом связано не только с уменьшением крутизны, но и с соответствующими зависимостями, приведенными на рис. 3 и рис. 4. На рис. 5 показаны зависимости изменения стоковых характеристик при увеличении температуры до 500 °K.

Сдвиг ВАХ можно объяснить наличием в модели граничных дельтаобразных изменений концентрации примесей, как было показано на рис. 2, что в свою очередь может служить источником ряда высокотемпературных эффектов. В частности, при достаточно большой напряженности поля вблизи области стока возможно образование процесса ударной ионизации. Результаты моделирования подтверждают данный тезис, как показано на рис. 6. Но данный процесс для SGMOS не имеет линейной зависимости от температуры, в частности, для номинальной длины канала 0,25 мкм наименьший коэффициент ионизации возникал при температуре 127 °C. Возможно, данный эффект связан с уменьшением подвижности носителей в канале при росте

INTRODUCTION

The problems of the development of the sub-micron transistor constructions, which could allow building up a new types of CMOS and SOI CMOS μ P chips for high temperature and radiation factors seem to be very important. One of potential ways of the solving this problem is developing and applying new types of MOSFET transistors such as multigate and split gate transistor structures with periodically doped channel in hard circuit. Nanoscale MOS transistor structures with split gate (SGMOS) provide the possibility of forming one-dimensional and two-dimensional elements in the hidden layer of a two-dimensional electron gas. It is believed that the use of the split electrodes

is most effective in modulation-doped structures and less effective in delta-doped samples [1]. In [2–5], the PDCFET (periodically doped channel) models, in which a modulation-doped channel is used, were considered. The problem of investigating such structures as split-gate MOS seems to be topical, since it makes it possible to consider the possibility of creating on their basis a number of sensors and transducers, in particular for devices based on surface plasmon resonance (SPR) [6].

SGMOS MODEL

The main objective of the study is to develop new transistor structures using instrumental and technological models for using in sensors

and transducers design for high temperature electronics, as well as the study of the characteristics of obtained structures for devices based on SPR methods.

The research subject of this article is the multigate CMOS transistor structure with periodically doped channel with the capacities of basic structure of 0.5 μ m CMOS SOI HT (high temperature) technologies [7, 8]. In the frame of this work there have been formed models of n- and p-channel MOS transistor structures, which have been simulated by the device-technological analysis. The peculiarity of such structure consists in the specific modulation doping of the transistor channel (Fig. 1). Use of multigate transistors based

Рис. 3. Изменение ВАХ SGMOS при увеличении уровня легирования островка

Fig. 3. Change in the I – V characteristics of SGMOS with increasing doping level of the quantum dot

температуры и с соответствующим ростом омического сопротивления островка легирования канала, выполняющего роль токоограничивающего резистора.

В целом, результаты анализа показали, что наличие паразитных n – p – n структур не носит катастрофический характер вплоть до температур 200–250 °С. Островок легирования канала не эквивалентен базовой области биполярного транзистора для данной конкретной модели. Островок легирования в канале допустимо рассматривать как демпфирующий резистор, позволяющий изменять ВАХ транзистора, с целью компенсации, например, высокотемпературных эффектов.

Таким образом, разработана и исследована референсная модель для анализа SGMOS транзисторов. Показано, что применение расщепленного затвора вполне эффективно в модуляционно-легированных структурах класса PDCFET.

ЗАКЛЮЧЕНИЕ

Разработана и исследована референсная модель для анализа SGMOS транзисторов. Показано, что применение расщепленного затвора вполне эффективно в модуляционно-легированных структурах класса PDCFET. Снижение крутизны, быстродействия и изменение ВАХ транзисторных структур не носит катастрофический характер вплоть до температур 200–250 °С. Высокотемпературные эффекты не имеют линейной зависимости

Рис. 4. Изменение ВАХ SGMOS при увеличении длины островка легирования

Fig. 4. Change in the I – V characteristics of SGMOS with increasing of the quantum dot size

Рис. 5. Изменение ВАХ транзисторов при увеличении температуры

Fig. 5. Change in the I – V characteristics of transistors with increasing temperature

от температуры, в частности, для номинальной длины канала 0,25 мкм наименьший коэффициент ударной ионизации возникал при температуре 127 °С. Это предполагает возможность формирования оптимальных режимов управления транзисторами

on MOS structures with modulation of channel conductivity (PDCFET) for our project can have a number of significant advantages over the traditional approach. The analysis of characteristics of this model in the presence of high temperature is also the concern of this project.

During simulation there has been observed a special processing route, where the main idea is contained in the additory ion-implant doping of arsenic for the n -channel transistor and of boron for p -channel transistor. As a result, the channel of the transistor in question obtains the periodicity of doping. Also in the process of the formation of the research structures there have been contemplated

light-doped LDD-regions, which lengthen drain and source regions towards the channel [9, 10]. For isolation the gate of the transistor is surrounded by the delimitative layer in the form of a thick silicon oxidation film [11]. For furthestmost consideration in the article there will be analyzed only n -channel MOS transistor and its characteristics. The results of physical simulation of the doping distribution at horizontal section are shown in Fig. 2.

According to the abovementioned plots it could be said that:

- effective channel length is 0.25 μm ;
- during the formation of n -diffused area the maximum of doping concentration is at $3.16 \cdot 10^{20} \text{ cm}^{-3}$;

- during the formation of the region under the gate, which is formed by the additory boron implant doping, the maximum of doping concentration appears at interface of silicon — silicon oxide.

The dependences of the I – V characteristics on the level of doping of the island in the channel of the transistor and its length were estimated, which are shown in Fig. 3 and Fig. 4, respectively. The results show the expected increase in the transconductance and a decrease in the threshold voltage with increasing doping level of the island, which is explained by the model approximation to the behavior of the transistor structure in the presence of a two-dimensional electron

Рис. 6. Характер формирования областей ударной ионизации при температуре 500 °K (а) и 300 °K (б)

Fig. 6. Diagram of the distribution of the impact ionization regions at a temperature of 500 °K (a) and 300 °K (b)

для датчиков и аналоговых приложений. Соответственно, можно предположить возможность применения данных транзисторных структур в высокотемпературной электронике, датчиках и устройствах на эффектах поверхностного плазменного резонанса.

Работа выполнена при поддержке Российского фонда фундаментальных исследований, грант №14-29-09207.

ЛИТЕРАТУРА

1. Punnoose A., Finkelstein A. M. Metal-Insulator Transition in Disordered Two-Dimensional Electron Systems, Science, Vol. 130, 2005, p. 289.
2. Krasnyuk A. A., Orlov O. M., Maryina E. V. Analysis of Characteristics for Periodically Doped Channel Field-effect Transistors Under Extreme Thermal Conditions. Russian Microelectronics, 2015 Volume 44, Issue 4, pp. 231–235.

gas. The observed decrease in the transconductance and growth of the threshold voltage with increasing channel island doping size completely corresponds to the ohmic model for transistors with a split gate.

It is shown that this dependence has a quadratic character, namely, when the length of the alloying island is increased by a factor of N^2 , the corresponding decrease in the steepness of the transistor will be proportional to N times.

SGMOS CHARACTERISTICS UNDER EXTREME THERMAL CONDITIONS

The general change in the I – V characteristics of transistors with increasing temperature is largely due not only to a decrease in the steepness corresponding to the dependences shown in Fig. 3 and Fig. 4. Fig. 5 shows the dependence of the change in runoff characteristics with an increase in temperature to 500 °K.

The shift of the I – V characteristics can be explained by the presence in the model of boundary delta-like changes in the impurity concentration, as shown in Fig. 2, which in turn can serve as a source of a number of high-temperature effects, which could disturb the processes of normal operations of the transistors

[12–14]. In particular, for a sufficiently high field strength near the drain region, the formation of impact ionization effects is possible. The results of the simulation confirm this thesis, as shown in Fig. 6. But this process for SGMOS does not have a linear temperature dependence, in particular for a nominal channel length of 0.25 μm , the smallest ionization coefficient occurred at a temperature of 127 °C. This effect is possibly associated with a decrease in carrier mobility in the channel with temperature increase and corresponding to an increase in the ohmic resistance of the channel doping island, which acts as a current-limiting resistor.

In general, the results of the analysis showed that the presence of parasitic n–p–n structures is not catastrophic up to temperatures of 200–250 °C. The channel doping island is not equivalent to the base region of a bipolar transistor for this particular model. The island of doping in the channel can be considered as a damping resistor, which allows changing the I – V characteristics of the transistor, from the compensation of, for example, high-temperature and impact ionization effects.

Thus, a reference model for the analysis of SGMOS transistors was developed and investigated. It is shown that the use of a split gate is quite effective in modulation-doped structures of the PDCFET class [15, 16].

CONCLUSION

Results of the project enable us to prove that the method of periodically doped channel is a new way of the multigate transistor structure for a number of sensors and transducers, in particular for devices based on surface plasmon resonance (SPR). A reference model for the analysis of SGMOS transistors has been developed and investigated. It is shown that the use of a split gate is quite effective in modulation-doped structures of the PDCFET class. Decrease in the steepness, speed, and change in the I – V characteristics of transistor structures are not catastrophic, up to temperatures of 200–250 °C. High-temperature effects, such as impact-ionization regions do not have a linear temperature dependence, in particular for a nominal channel length of 0.25 μm , the lowest impact ionization coefficient occurred at a temperature of 127 °C. This implies the possibility of forming optimal transistor control modes for sensors and analog applications. Accordingly, we can assume the possibility of using these transistor structures in high-temperature electronics, sensors and devices based on the effects of SPR.

This work is supported by Russian Foundation for Basic Research, grant №14-29-09207.

3. Krasnyuk A.A., Orlov O.M., Imametdinov A., Maryina E. Development and Modeling for Submicron PDCFET Transistors // Problems of Perspective Micro- and Nanoelectronic Systems Development — 2014. Proceedings / Edited by A. Stempkovsky, Moscow, IPPM RAS, 2014. Part II, pp. 155–158.
4. Krasnyuk A.A., Orlov O.M., Imametdinov E.F., Maryina E.V. Development and modeling for submicron PDCFET transistors // Problems of Perspective Micro- and Nanoelectronic Systems Development — 2014. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2014. Part II. P. 155–158.
5. Krasnyuk A.A., Orlov O.M., Imametdinov E.F., Maryina E.V. Development and modeling for submicron PDCFET transistors // All-Russian scientific technical meeting (Development problems of the perspective micro- and nanoelectronics systems 2014).
6. Podlepetsky B.I. Integrated Hydrogen Sensors Based on MIS Transistor Sensitive Elements: Modeling of Characteristics // Automation and Remote Control. 2015. Vol. 76. № 3. P. 535–547.
7. Денисенко В.В. Компактные модели МОП-транзисторов для SPICE в микро- и наноэлектронике. М.: ФИЗМАТЛИТ, 2010. — 408 с.
8. Physical verification system // [http://www.cadence.com/ Training/Pages/learning_maps.aspx](http://www.cadence.com/Training/Pages/learning_maps.aspx).
9. Rim K. *et al.* Characteristics and Device Design of Sub-100nm Strained Si N — and PMOSFETs // Symposium on VLSI Technology'02 June. — 2002. — P. 98.
10. Barbashov V.M. the Functional-logic simulation of digital VLSI degradation when exposed to radiation // Microelectronics. 2015. V. 44. № 1. P. 59 (In Russian).
11. Зебрев Г.И. Физические основы кремниевой наноэлектроники: учебное пособие для вузов — М.: БИНОМ, Лаборатория знаний, 2011. — 240 с.
12. Stenin V.Ya. Simulation of the Characteristics of the DICE 28-nm CMOS Cells in Unsteady States Caused by the Effect of Single Nuclear Particles // Russian Microelectronics. 2015. Vol. 44. No. 5. P. 324–334. DOI: 10.1134/S1063739715040095.
13. Stenin V.Ya., Katunin Yu.V., Savchenkov D.V., Stepanov P.V. Research of 65-nanometer CMOS one-port and multiport blocks of static RAM on DICE memory cells to influence of laser radiation pulses // Questions of atomic science and technique. Series: Physics of radiation effects on radio-electronic equipment. 2015. № 3. P. 5–12. <http://elibrary.ru/item.asp?id=24365155>.
14. Patrikeev L., Podlepetsky B., Popov V. Formation of the charge in SiO₂ of MOS structure under the reactor irradiation // Russian Microelectronics. 1973. Vol. 2. № 1. P. 7–9.
15. Barbashov V.M., Trushkin N., Kalashnikov O.A. Deterministic and not deterministic models of VLSI failure when exposed to radiation // Microelectronics. 2015. Vol. 44. No. 5. S. from counter 355 to 358.
16. Krasnyuk A.A., Imametdinov E.F., and Mar'ina E.V. PDCFET models for high-temperature detectors// 2016 International Siberian Conference on Control and Communications (SIBCON). Proceedings. — Moscow: National Research University “Higher School of Economics”. Russia, Moscow, May 12–14, 2016. IEEE Catalog Number: CFP16794-CDR. Online ISSN: 2380-6516.

REFERENCES

1. Punnoose A., Finkelstein A.M. *Metal-Insulator Transition in Disordered Two-Dimensional Electron Systems*, Science, vol. 130, 2005. P. 289.
2. Watson J., Castro G. *High-Temperature Electronics Pose Design and Reliability Challenges. Elektronnye komponenty i sistemy* [Electronic Components and Systems]. 2012, № 7, pp. 3–10.
3. Krasnyuk A.A., Orlov O.M., Imametdinov A., Maryina E. *Analysis of characteristics for periodically doped channel field-effect transistors under extreme thermal conditions*. Russian Microelectronics. 2015 Volume 44, Issue 4, pp. 231–235
4. Krasnyuk A.A., Orlov O.M., Imametdinov E.F., Maryina E.V. *Development and modeling for submicron PDCFET transistors* // Problems of Perspective Micro- and Nanoelectronic Systems Development — 2014. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2014. Part II. P. 155–158.
5. Krasnyuk A.A., Orlov O.M., Imametdinov E.F., Mar'ina E.V. *Development and modeling for submicron PDCFET transistors* // All-Russian scientific technical meeting (Development problems of the perspective micro- and nanoelectronics systems 2014).
6. Podlepetsky B.I. *Integrated Hydrogen Sensors Based on MIS Transistor Sensitive Elements: Modeling of Characteristics* // Automation and Remote Control. 2015. Vol. 76. № 3. P. 535–547.
7. Денисенко В.В. *Компактные модели МОП-транзисторов для SPICE в микро- и наноэлектронике*. М.: ФИЗМАТЛИТ, 2010. 408 p. (In Russian).
8. Physical verification system // http://www.cadence.com/Training/Pages/learning_maps.aspx.
9. Rim K. *et al.* *Characteristics and Device Design of Sub-100nm Strained Si N- and PMOSFETs* // Symposium on VLSI Technology'02 June. 2002. P. 98.
10. Barbashov V.M. *The Functional-Logic Simulation of Digital VLSI Degradation When Exposed to Radiation* // Microelectronics. 2015. V. 44. № 1. P. 59. (In Russian).
11. Zebrev G.I. *Physics bases of silicon nanoelectronics: train aid for higher learning institutions*. М.: BINOM, Laboratory of knowledge, 2011. 240 p. (In Russian).
12. Stenin V.Ya. *Simulation of the Characteristics of the DICE 28-nm CMOS Cells in Unsteady States Caused by the Effect of Single Nuclear Particles* // Russian Microelectronics. 2015. Vol. 44. No. 5. P. 324–334. DOI: 10.1134/S1063739715040095.
13. Stenin V.Ya., Katunin Yu.V., Savchenkov D.V., Stepanov P.V. *Research of 65-nanometer CMOS one-port and multiport blocks of static RAM on DICE memory cells to influence of laser radiation pulses* // Questions of atomic science and technics. Series: Physics of radiation effects on radio-electronic equipment. 2015. № 3. P. 5–12. <http://elibrary.ru/item.asp?id=24365155>.
14. Patrikeev L., Podlepetsky B., Popov V. *Formation of the charge in SiO₂ of MOS structure under the reactor irradiation* // Russian Microelectronics. 1973. Vol. 2. № 1. P. 7–9. (In Russian).
15. Barbashov V.M., Trushkin N., Kalashnikov O.A. *Deterministic and not deterministic models of VLSI failure when exposed to radiation* // Microelectronics. 2015. Vol. 44. No. 5. S. from counter 355 to 358. (In Russian).
16. Krasnyuk A.A., Imametdinov E.F., and Mar'ina E.V. *PDCFET models for high-temperature detectors* // 2016 International Siberian Conference on Control and Communications (SIBCON). Proceedings. — Moscow: National Research University “Higher School of Economics”. Russia, Moscow, May 12–14, 2016. IEEE Catalog Number: CFP16794-CDR. Online ISSN: 2380-6516.