



ЭКСПЕРИМЕНТАЛЬНАЯ ОЦЕНКА ВЛИЯНИЯ ПАРАМЕТРОВ КРИТИЧЕСКИХ ОПЕРАЦИЙ ТИПОВОГО КМОП ТЕХПРОЦЕССА НА ДОЗОВУЮ СТОЙКОСТЬ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

ESTIMATING THE INFLUENCE OF PARAMETERS OF THE CRITICAL OPERATIONS OF A TYPICAL CMOS PROCESS ON TID HARDNESS OF IC

УДК 621.382.002

МОСКОВСКАЯ ЮЛИЯ МАРКОВНА¹
ymmos@spels.ru

MOSKOVSKAYA YULIA M.¹
ymmos@spels.ru

НИКИФОРОВ АЛЕКСАНДР ЮРЬЕВИЧ²

NIKIFOROV ALEXANDER YU.^{1,2}

БОБРОВСКИЙ ДМИТРИЙ ВЛАДИМИРОВИЧ^{1,2}

BOBROVSKIY DMITRY V.^{1,2}

УЛАНОВА АНАСТАСИЯ ВЛАДИСЛАВОВНА^{1,2}

ULANOVA ANASTASIYA V.^{1,2}

ЖУКОВ А.А.³

ZHUKOV A.A.³

¹ АО «ЭНПО Специализированные электронные системы»
Россия, 115409, г. Москва, Каширское ш., 31
Тел.: +7 (495) 984-67-44, +7 (499) 324-04-20
www.spels.ru

¹ SPECIALIZED ELECTRONIC SYSTEMS (SPELS) JSC
31 Kashirskoe Highway, Moscow, 115409, Russia
Tel.: +7 (495) 984-67-44, +7 (499) 324-04-20
www.spels.ru

² Национальный исследовательский ядерный университет
«МИФИ»
Россия, 115409, г. Москва, Каширское ш., 31
Тел.: +7 (495) 788-56-99

² National Research Nuclear University MPhI
31 Kashirskoe Highway, Moscow, 115409, Russia
Tel.: +7 (495) 788-56-99

³ НПК «Технологический центр»
Россия, 124498, г. Москва, г. Зеленоград,
площадь Шокина 1, стр. 7
Тел.: +7 (499) 720-89-92, +7 (499) 720-87-93
Y.Moskovskaya@tcen.ru, www.asic.ru

³ "Technological Centre" SMC
bldg 7, 1 Shokin Square, Zelenograd, Moscow, 124498, Russia
Tel.: +7 (499) 720-89-92, +7 (499) 720-87-93
Y.Moskovskaya@tcen.ru, www.asic.ru

Проведена экспериментальная оценка влияния режимов формирования подзатворного окисла на дозовую стойкость КМОП микросхем, изготовленных по типовому маршруту с проектными нормами 1,5 мкм. Экспериментально установлено, что для толщин подзатворного диэлектрика порядка 300 Å дозовая стойкость КМОП ИС обеспечивается при температуре выращивания окисла в диапазоне 850–900 °С.

Ключевые слова: КМОП ИС; процесс производства; температура; дозовая стойкость; процесс формирования подзатворного окисла.

The paper highlights the influence of variations of 1.5 μm CMOS process parameters (mainly gate oxide growth temperature) on the total ionizing dose effect, basing on comparative analysis of test structures. It has been experimentally shown that for CMOS processes with gate oxide thickness about 300 Å the TID hardness is obtained in 850–900 °C gate oxide growth temperature range.

Keywords: CMOS integrated circuits; manufacturing process; TID hardness; gate oxide growing process temperature.

ВВЕДЕНИЕ

КМОП ИС широко применяются в бортовой аппаратуре, предназначенной для работы в условиях радиационных воздействий, поэтому обеспечение стойкости микросхем к накопленной дозе в процессе разработки и производства является актуальной задачей. Хотя почти все современные публикации по дозовым эффектам относятся к глубоко субмикронным СБИС, на практике большинство реальных микросхем для радиационных применений в настоящее время изготавливают по технологиям с проектными нормами 0,8–1,5 мкм. Вопросы влияния параметров техпроцесса на дозовую стойкость КМОП ИС широко отражены в литературе

[1–10]. Вместе с тем, ранее опубликованные работы относятся к технологиям 20–30-летней давности, эквивалентность которых с современными микронными техпроцессами далеко не очевидна. Поэтому практическое исследование влияния параметров типичного микронного КМОП техпроцесса, ориентированного на изделия космического применения, на уровень их дозовой стойкости позволит: во-первых, оценить насколько современные микронные техпроцессы по механизмам радиационных отказов соответствуют ранее исследованным; во вторых, отработать методики характеристики КМОП техпроцесса по дозовой стойкости изделий, и наконец, получить количественные оценки



параметров операций для выбора компромисса между обеспечиваемым уровнем дозовой стойкости и функциональности изделий.

Принято считать, что наибольшее влияние на обеспечиваемый уровень дозовой стойкости оказывают операции формирования подзатворного диэлектрика, в частности, температура и химическая среда окисления [1–5]. Считается, что для обеспечения дозовой стойкости температура выращивания подзатворного окисла должна быть в диапазоне 850–925 °С. Отжиги, проведенные при температурах выше 950 °С, значительно ухудшают дозовую стойкость [1, 2].

Максимальная температура последующих обработок не должна превышать температуру выращивания затворного окисла [6–7].

Среда выращивания окисла в меньшей степени влияет на дозовую стойкость [9]. Однако экспериментально установлено, что, например, окисление в парах воды приводит к снижению суммарного эффективного заряда, что может свидетельствовать о снижении количества ловушек и, соответственно, увеличении дозовой стойкости [10].

В работе представлено непосредственное сравнение дозовой стойкости тестовых образцов микросхем специализированных БМК, предназначенных для космического применения, изготовленных в стандартном КМОП техпроцессе и техпроцессе с вариациями температуры выращивания подзатворного окисла.

ОПИСАНИЕ РАДИАЦИОННОГО ЭКСПЕРИМЕНТА

В качестве объекта исследований была выбрана тестовая микросхема на БМК серии 5503БЦ производства НПК «Технологический центр» (проектные нормы 1,5 мкм, толщина затворного окисла 325 Å). Тестовая микросхема включала в себя набор цепочек инверторов и простейших логических схем. В производстве были изготовлены пластины с тремя вариантами модификации режимов технологического маршрута (см. табл. 1).

Исследования были выполнены с помощью рентгеновского испытательного комплекса (средняя энергия квантов 10 кэВ) [11]. Калибровка образцов проводилась с использованием ускорителя, работающего в режиме тормозного излучения. Исследования проводились на базе НИЯУ МИФИ и испытательного центра «ЭНПО СПЭЛС» (Москва, Россия) [12, 13]. Мощность дозы составила 10–100 рад/с [14].

Исследования проводились с использованием рентгеновского источника РИК 0401 с калибровкой дозиметрии на линейном ускорителе электронов У-31/33 в режиме генерации тормозного излучения. Задание электрических режимов работы и измерения параметров микросхем в процессе радиационного эксперимента проводились с использованием автоматизированного комплекса на базе модулей PXI NI под управлением программного комплекса LabView. Осуществление функционирования и тестирование во время облучения выполнялись с использованием программного обеспечения National Instruments PXI и графического программного обеспечения LabVIEW [15].

Анализ результатов испытаний более 10 партий микросхем, изготовленных по стандартному маршруту, показал, что наиболее радиационно-чувствительным параметром для этих микросхем является статический ток потребления.

Параметры, контролируемые в процессе испытаний, и критерии работоспособности выбирались в соответствии с нормами, указанными в ТУ.

Таким образом, контролировались:

- статический ток потребления в состоянии, когда все выходы микросхемы переходят в высокоимпедансное состояние «Выключено»;
- выходное напряжение низкого уровня при $U_{cc} = 4,5$ и $5,5$ В;
- выходное напряжение высокого уровня при $U_{cc} = 4,5$ и $5,5$ В;
- отсутствие сбоев и отказов при функционировании.

Среднее значение уровня стойкости по критерию статический ток потребления составил $1,3 \cdot 10^5$ рад.

INTRODUCTION

CMOS ICs are widely used in on-board systems with radiation hardness requirements, that's why the total ionizing dose (TID) provision within IC design and manufacturing process is a relevant task. Although almost all contemporary publications on TID effects correspond to deep submicron VLSI circuits, according to the authors' practical experience the majority of ICs used for space applications are manufactured nowadays in the basis of 0.8–5 μm design rules and processes. The issues of the impact of the process parameters on CMOS IC TID hardness threshold are widely discussed in literature [1–10]. However, the previously published papers deal with the 20–30-year old processes, and their equivalence with up-to-date processes is not obvious. Therefore the research of the typical space application oriented micron CMOS process parameters influence on their TID threshold seems to be useful. First of all, the

obtained results will make it possible to evaluate the equivalence of dominant TID effects and fault mechanisms of up-to-date process to previously investigated processes. Secondly, it gives us useful experience of refining the methodology for CMOS process characterization based on TID hardness levels. And lastly, it will help us to choose parameters rational values for obtaining a compromise between IC (product) functionality and radiation hardness level.

It is well known that TID hardness threshold depends heavily on gate insulator thickness and growth process parameters, in particular on temperature and chemical oxidization environment [1–5]. It is assumed that the oxide growing temperature for TID hardness provision should be within the range of 850–925 °С. Annealing processes conducted under temperatures higher than 950 °С significantly degrade CMOS IC TID hardness [1, 2].

The maximum temperature of the further operations should not exceed the gate oxide growing process temperature [6, 7].

To a lesser extent, TID hardness level is dependent on the atmosphere of oxide growing process [9]. However, it has been experimentally established that wet oxidization in water vapors results in a decrease in total TID-induced charge, which may indicate a decreased number of traps, and thus indicate an increase in TID hardness [10].

So we decided to compare TID hardness of several standard process route versions of micron CMOS IC using test chip samples meant for space systems applications and provided by a typical ASIC designer and manufacturer company.

RADIATIONAL EXPERIMENT DESCRIPTION

A specialized test 5503 series IC gate array manufactured by SMC "Technological Centre"



Таблица 1. Варианты модификации технологического маршрута

Table 1. Technological process flow modifications

Номер пластины Die number	Операция Operation	Модифицированный режим Modified mode	Стандартный режим для образцов 156, 158–160 Standard mode (for samples from lots: 156,158-160)
1–6 Выборка 1 1–6 Sample 1	Окисление под затвор Under gate oxidization	850 °C, O ₂ , (325±25) Å	1000 °C, HCl, (325±25) Å
7–12 Выборка 2 7–12 Sample 2		900 °C, O ₂ , (325±25) Å	
13–18 Выборка 3 13–18 Sample 3		700 °C, H ₂ O, RASIRC*, (325±25) Å	
1–18 Выборка 1, 2, 3 1–18 Sample 1,2,3	Диффузия P Diffusion P	850 °C, R _s = <30 Ом/□	950 °C, R _s = <30 Ом/□
	Окисление Si* Oxidization Si*	850 °C, 15 мин, O ₂ 850 °C, 15 min, O ₂	950 °C, 10 мин, O ₂ 950 °C, 10 min, O ₂
	Отжиг Сток-исток Annealing Drain-Source	850 °C, 30 мин, N ₂ 850 °C, 30 min, N ₂	900 °C, 30 мин, N ₂ 900 °C, 30 min, N ₂

* применен процесс влажного окисления в парах воды при температуре с использованием парогенератора RASIRC Steamer
* the process of wet oxidization in the water vapors atmosphere using RASIRC Steamer 225 steam generator is applied

Среднее значение уровня стойкости по критерию функционирование составляет $2,6 \cdot 10^5$ рад при $U_{cc} = 4,5$ и $3,1 \cdot 10^5$ рад при $5,5$ В и определяется нарушением работы комбинационной схемы.

Уровень стойкости по критерию выходное напряжение высокого и низкого уровня составил $3,9 \cdot 10^5$ рад при $U_{cc} = 4,5$ и $5,5$ В.

РЕЗУЛЬТАТЫ ЭКСПЕРИМЕНТА

Сравнительные значения тока потребления микросхем для стандартного и модифицированного маршрутов представлено на рис. 1 и 2.

Установлено, что при всех вариантах модификации технологического маршрута ток потребления микросхем не выходил за пределы норм ТУ (400 мкА) до максимально достигнутого уровня облучения 3 Мрад, в то время как для микросхем, изготовленных по стандартному маршруту, дозовый отказ по току потребления наступал при дозе от $1,3 \cdot 10^5$ до $1,7 \cdot 10^5$ рад.

В процессе экспериментальных исследований для каждого образца определялись дозовые зависимости наиболее радиационно-чувствительного параметра — статического тока потребления. В качестве опорных зависимостей для сравнения были

(1.5µm design rules, gate oxide thickness of 325Å) was chosen as the “device under test” (DUT). The test microcircuit included the set of inverter chains and simple logic circuits. IC dies were manufactured utilizing three technological process flow modifications (see Table 1).

The research was performed using 10keV X-ray tester [11] as a radiation source. TID value measurement was performed using BKRI dosimeter with an additional calibration by TID effect equivalence criteria using the linear electron accelerator in bremsstrahlung generation mode (NRNU MEPHI and SPELS Radiation Test Center, Moscow, Russia) [12,13]. The test dose rate was about 10–100rad/s and it has been established that there were no essential dose-rate effects in the used dose rate range [14].

The scheduling of ICs operation modes as well as electrical parameter measurements and functional control and testing during the irradiation were performed with the National

Instruments PXI-based hardware and LabVIEW graphical programming environment [15].

TID hardness dependencies of all radiation-sensitive parameters according to the specification such as — static power supply current, low and high output voltages, propagation delay and functional operability — have been measured in every TID point for every IC sample in the experiment.

The previously obtained TID test results of DUT samples from 10 previously manufactured standard process flow lots have been analyzed. It appeared that the static power supply current was the most radiation sensitive parameter.

The typical (average) TID threshold value based on the criteria of power supply current degradation was about 150krad. The TID degradation threshold determined with the functional operability criteria was found to be about 260krad at $U_{cc} = 4.5$ V and

310krad at $U_{cc} = 5.5$ V. And the TID threshold of low and high output voltages was 390 krad at $U_{cc} = 4.5$ V and 5.5 V.

Therefore current vs. TID dependencies in standard process route were used as the gold-device reference base for further comparison.

EXPERIMENTAL RESULTS

Figures 1 and 2 present the comparative power supply current vs. dose dependencies for ICs manufactured in standard and modified process routes. It has been established that the power supply current value does not go beyond the values mentioned in technical specifications (400µA) for all process flow modifications up to maximum obtained TID of 3Mrad, whereas for ICs based on the standard process route the TID failure threshold in terms of power supply current was visible at 130 to 170krad.

The results of comparative research into dose sensitivity of different process flow

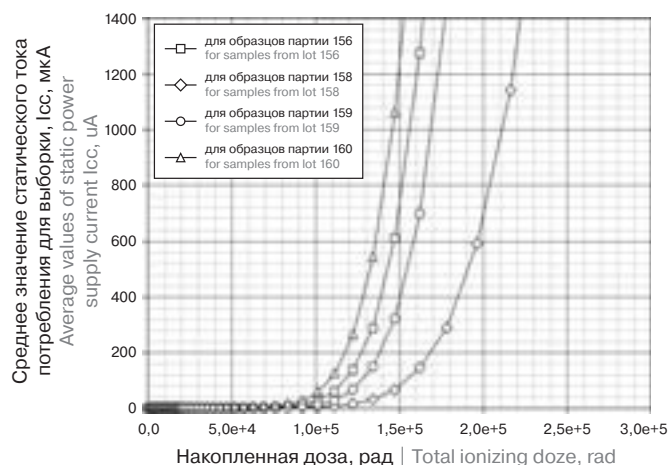


Рис. 1. Сравнительные дозовые зависимости статического тока потребления микросхем, изготовленных по стандартному маршруту
Fig. 1. Comparative average values of static power supply current vs. TID dependencies for ICs samples manufactured basing on standard process route (for several lots)

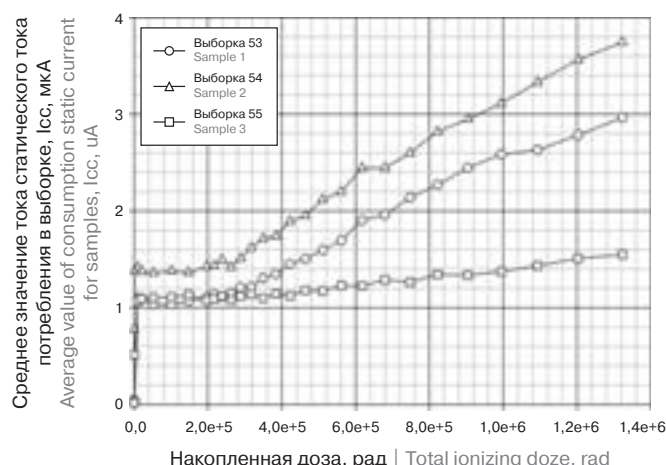


Рис. 2. Сравнительные дозовые зависимости статического тока потребления микросхем, изготовленных по модифицированным маршрутам
Fig. 2. Comparative average value of power supply static current vs. TID dependencies for samples manufactured in modified process routes

приняты дозовые зависимости тока потребления микросхем, изготовленных по стандартному маршруту.

После проведения коррекции технологического маршрута отказ по функционированию и деградация выходных уровней не фиксировалась вплоть до уровней $1,5 \cdot 10^6$ рад.

Результаты сравнительных исследований дозовой чувствительности различных вариантов модификации техпроцесса показали, что наилучшие характеристики обеспечиваются комбинацией температуры 700°C и выращивания окисла во влажной среде с использованием парогенератора (выборка 3).

Наибольшее значение тока потребления соответствует температуре окисления 900°C в сухом окисле (выборка 2), а образцы, полученные при температуре окисления 850°C в сухом окисле, заняли промежуточное положение. Следует отметить, что для

всех модифицированных техпроцессов максимальное значение тока потребления отличалось от минимального лишь в три раза.

Таким образом, снижение температуры выращивания затворного окисла с 1000 до 900°C привело к уменьшению дозовой чувствительности тока потребления с сотен мкА до единиц мкА при величине накопленной дозы 130 крад, что приводит к увеличению стойкости микросхемы более чем на порядок. Последующее снижение температуры до 850°C не приводит к значимому уменьшению дозовой чувствительности тока потребления: с $3,33$ мкА (900°C) до $2,63$ мкА (850°C) при дозе 1 Мрад. Переход на влажное окисление при дальнейшем снижении температуры выращивания окисла до 700°C приводит к снижению дозовой чувствительности примерно вдвое: ток потребления составил $1,43$ мкА при дозе 1 Мрад.

modifications have demonstrated that the best radhard characteristics can be achieved combining 700°C temperature and oxide growing process in wet atmosphere based on steam generator (Sample 3). The maximum value of power supply current corresponds to oxidation temperature 900°C and dry oxide (Sample 2). Samples manufactured with oxidation temperature 850°C and dry oxide, take an intermediate position. It should be noted that the maximum power supply current values were only thrice as large as maximum allowed value for all modified processes.

Thus, decreasing the gate oxide growing temperature from 1000°C to 900°C leads to power supply current decrease from hundreds of μA up to units of μA for the TID level of 130 krad, leading to CMOS IC hardness threshold increase by an order of magnitude. The further temperature cool-down up to 850°C leads to negligible reduction in current vs. TID sensitivity: from $3.33\mu\text{A}$ (900°C)

down to $2.63\mu\text{A}$ (850°C) at TID level 1 Mrad. The change to the wet oxidization while further oxide growing temperature cool-down up to 700°C results in TID sensitivity decrease approximately by half, the current being equal to $1.43\mu\text{A}$ at corresponding dose of 1 Mrad.

CONCLUSIONS

It has been experimentally established that for CMOS processes with the gate oxide thickness equal to 325\AA the TID hardness is ensured by the gate oxide growth temperature of 850 – 900°C , provided that the maximum temperature of the further operations does not exceed the gate oxide growing process temperature. The oxidization in wet environment can reduce the gate oxide growing process temperature up to 700°C , leading to a decrease in power supply current vs. TID sensitivity, but in this case the reliability of ICs and stability of their electrophysical properties have to be confirmed.

REFERENCES

1. Dawes W. R., Jr., Dervenwick G. F., and Gregory B. L. "Process Technology for Radiation-hardened CMOS Integrated Circuits" // IEEE J Solid-State Circuits. 1976. SC-11, 4.
2. Dressendorfer P. V. "Radiation-Hardening Technology", in Radiation Effects in MOS Devices and Circuits, Edited by T-P. Ma and Dressendorfer P. V. (Wiley, New York, 1989), pp. 333–400.
3. Shaneyfelt M. R., Schwank J. R., Fleetwood D. M., Winokur P. S., Hughes K. L., Hash G. L. and Connors M. P. "Interface-trap Buildup Rates in Wet and Dry Oxides", IEEE Trans. Nucl. Sci., Vol. 39, № 6, pp. 2244–2251, 1992.
4. daSilva E. F., Nishioka Y., and Ma T.-P. "Effects of Trichloroethane During Oxide Growth on Radiation-Induced Interface Traps in Metal/SiO₂/Si Capacitors", Appl. Phys. Lett., Vol. 51, p. 1262, 1987.



ЗАКЛЮЧЕНИЕ

Экспериментально установлено что для КМОП техпроцессов с толщиной подзатворного окисла 300 Å дозовая стойкость обеспечивается при температуре выращивания 850–900 °С, при условии, что максимальная температура последующих обработок не превышает температуру выращивания подзатворного окисла.

Окислением во влажной среде позволяет снизить температуру выращивания затворного окисла до 700 °С, что приводит к снижению дозовой чувствительности тока потребления, но требует подтверждения надежности изделия и стабильности электрофизических характеристик.

ЛИТЕРАТУРА

- Dawes W. R., Jr., Dervenwick G. F., and Gregory B. L. "Process Technology for Radiation-hardened CMOS Integrated Circuits" // IEEE J Solid-State Circuits. 1976. SC-11, 4.
- Dressendorfer P. V. "Radiation-Hardening Technology", in Radiation Effects in MOS Devices and Circuits, Edited by T-P. Ma and Dressendorfer P. V. (Wiley, New York, 1989), pp. 333–400.
- Shaneyfelt M. R., Schwank J. R., Fleetwood D. M., Winokur P. S., Hughes K. L., Hash G. L. and Connors M. P. "Interface-trap Buildup Rates in Wet and Dry Oxides", IEEE Trans. Nucl. Sci., Vol. 39, № 6, pp. 2244–2251, 1992.
- daSilva E. F., Nishioka Y., and Ma T.-P. "Effects of Trichloroethane During Oxide Growth on Radiation-Induced Interface Traps in Metal/SiO₂/Si Capacitors", Appl. Phys. Lett., Vol. 51, p. 1262, 1987.
- Mrstik B. J., Afanas'ev V. V., Stesmans A., McMarr P. J., and Lawrence R. K. "Relationship Between Oxide Density and Charge Trapping in SiO₂ Films", J. Appl. Phys., Vol. 85, p. 6577, 1999.
- Griscom D. L. "Defects in Amorphous Insulators", J. Non-Crystalline Solids, Vol. 31, p. 241, 1978.
- Warren W. L., Shaneyfelt M. R., Fleetwood D. M., Schwank J. R., Winokur P. S., and Devine R. A. B. "Microscopic Nature of Border Traps in MOS Oxides", IEEE Trans. Nucl. Sci., Vol. 41, p. 1817, 1994.
- Devine R. A. B. "Oxygen Gettering and Oxide Degradation During Annealing of Si/SiO₂/Si Structures", J. Appl. Phys., Vol. 77, p. 175, 1995.
- Snow E. H., Grove A. S., and Fitzgerald D. J. "Effect of Ionization Radiation on Oxidized Silicon Surfaces and Planar Devices", Proc. of IEEE, 55(7), 1168 (1969).
- Московская Ю. М., Белостоцкая С. О., Федоров Р. А., Рудakov Г. А., Бобровский Д. В., Никифоров А. Ю., Уланова А. В., Сорокоумов Г. С. Модификация технологического маршрута для задач повышения радиационной стойкости // Наноиндустрия. Спецвыпуск (74) 2017. — С. 206–212.
- Boychenko D. V., Kalashnikov O. A., Nikiforov A. Y., Ulanova A. V., Bobrovsky D. V., Nekrasov P. V. "Total Ionizing Dose Effects and Radiation Testing of Complex Multifunctional VLSI Devices". Facta Universitatis Electronics and Energetics, Vol. 28, № 1, pp. 153–164, 2015.
- Kalashnikov O. A., and Nikiforov A. Y. "TID Behavior of Complex Multifunctional VLSI Devices", in Proc. of 29th Int. Conf. on Microelectronics, MIEL 2014, Belgrade, Serbia, May 2014, pp. 455–458.
- Sogoyan A., Artamonov A., Nikiforov A., Boychenko D. "Method for Integrated Circuits Total Ionizing Dose Hardness Testing Based on Combined Gamma- and x-ray Irradiation Facilities", Facta Universitatis — Series: Electronics and Energetics 2014. Volume 27, Issue 3, Pages: 329–338.
- Boychenko D. V., Kalashnikov O. A., Karakozov A. B., and Nikiforov A. Y. "Rational Methodological Approach to Evaluation of Dose Resistance of CMOS Microcircuits with Respect to Low Intensity Effects", Russian Microelectronics, Vol. 44, No. 1, pp. 1–7, 2015.
- Sorokoumov G. S., Bobrovskiy D. V., Kalashnikov O. A., Ulanova A. V., and Moskovskaya Y. M. "NI PXI-based Automated Measurement System for Digital ASICs Verification", MATEC Web of Conferences, Vol. 79, article number 01059, 2016.
- Mrstik B. J., Afanas'ev V. V., Stesmans A., McMarr P. J., and Lawrence R. K. "Relationship Between Oxide Density and Charge Trapping in SiO₂ Films", J. Appl. Phys., Vol. 85, p. 6577, 1999.
- Griscom D. L. "Defects in Amorphous Insulators", J. Non-Crystalline Solids, Vol. 31, p. 241, 1978.
- Warren W. L., Shaneyfelt M. R., Fleetwood D. M., Schwank J. R., Winokur P. S., and Devine R. A. B. "Microscopic Nature of Border Traps in MOS Oxides", IEEE Trans. Nucl. Sci., Vol. 41, p. 1817, 1994.
- Devine R. A. B. "Oxygen Gettering and Oxide Degradation During Annealing of Si/SiO₂/Si Structures", J. Appl. Phys., Vol. 77, p. 175, 1995.
- Snow E. H., Grove A. S., and Fitzgerald D. J. "Effect of Ionization Radiation on Oxidized Silicon Surfaces and Planar Devices", Proc. of IEEE, 55(7), 1168 (1969).
- Московская Ю. М., Белостоцкая С. О., Федоров Р. А., Рудakov Г. А., Бобровский Д. В., Никифоров А. Ю., Уланова А. В., Сорокоумов Г. С. "Modification of CMOS Process Route With the Aim of Increasing Total Ionizing Dose Hardness" // Nanoindustry. Special issue (74) 2017, P. 206–212.
- Boychenko D. V., Kalashnikov O. A., Nikiforov A. Y., Ulanova A. V., Bobrovsky D. V., Nekrasov P. V. "Total Ionizing Dose Effects and Radiation Testing of Complex Multifunctional VLSI Devices". Facta Universitatis Electronics and Energetics, Vol. 28, № 1, pp. 153–164, 2015.
- Kalashnikov O. A., and Nikiforov A. Y. "TID Behavior of Complex Multifunctional VLSI Devices", in Proc. of 29th Int. Conf. on Microelectronics, MIEL 2014, Belgrade, Serbia, May 2014, pp. 455–458.
- Sogoyan A., Artamonov A., Nikiforov A., Boychenko D. "Method for Integrated Circuits Total Ionizing Dose Hardness Testing Based on Combined Gamma- and x-ray Irradiation Facilities", Facta Universitatis — Series: Electronics and Energetics 2014. Volume 27, Issue 3, P. 329–338.
- Boychenko D. V., Kalashnikov O. A., Karakozov A. B., and Nikiforov A. Y. "Rational Methodological Approach to Evaluation of Dose Resistance of CMOS Microcircuits with Respect to Low Intensity Effects", Russian Microelectronics, Vol. 44, No. 1, pp. 1–7, 2015.
- Sorokoumov G. S., Bobrovskiy D. V., Kalashnikov O. A., Ulanova A. V., and Moskovskaya Y. M. "NI PXI-based Automated Measurement System for Digital ASICs Verification", MATEC Web of Conferences, Vol. 79, article number 01059, 2016.