ОТКАЗОУСТОЙЧИВАЯ СХЕМА ГОЛОСОВАНИЯ

A FAULT TOLERANT VOTE CIRCUIT

УДК 681.32

ТЮРИН СЕРГЕЙ ФЕОФЕНТОВИЧ

Д. т. н., профессор

ГОНЧАРОВСКИЙ ОЛЕГ ВЛАДЛЕНОВИЧ

К. т. н.

ПРОХОРОВ АНДРЕЙ СЕРГЕЕВИЧ

*Пермский национальный исследовательский политехнический университет
614990, г. Пермь, Комсомольский пр., 29*

TYURIN SERGEY F.

Sc.D

GONCHAROVSKIY OLEG V.

Ph.D

PROKHOROV ANDREY S.

*Perm National Research Polytechnic University
29 Komsomolskiy Ave., Perm, 614990, Russia*

Надежность и радиационная стойкость цифрового оборудования. Для аэрокосмических компьютерных систем крайне необходимо разработать радиационно-стойкие компоненты. Одним из способов обеспечения радиационной стойкости является создание специальной архитектуры — RHBD (Radiation Hardened by Design). Этот подход включает тройную избыточность (Triple Modular Redundancy — TMR) для уменьшения, вызванного излучением переключения логических элементов (Single Event Transients — SET) и элементов памяти (Single Event Upset — SEU). ПЛИС из-за большого количества конфигурационных модулей элементов неуязвим для воздействия излучения. Поэтому используются одноразовые программируемые устройства с утроением триггеров, например, компанией Actel. Тем не менее, в конфигурируемой памяти SRAM ПЛИС компании Virtex (Xilinx) используется тройная избыточность со схемой большинства голосов на основе тристабильного буфера вместо логического элемента LUT. Такое голосование имеет функции реализации, которые изучаются в статье. Один из вариантов большинства голосов для контактов ПЛИС с использованием функции меньшинства голосов. Только в этом случае нет конфликтов сигналов на выходах буферов. В статье предлагается отказоустойчивая реализация КМОП по схеме большинства голосов и меньшинства с целью повышения надежности и сопротивления излучения ПЛИС.

Ключевые слова: *тройная избыточность; схема большинства голосов; тристабильный буфер; схема меньшинства голосов*

The paper deals with reliability means and radiation resistance of digital equipment. For aerospace computer systems it is urgent to develop radiation-resistant components. One way to ensure the radiation resistance is the creation of a special architecture — RHBD (Radiation Hardened by Design). This approach includes triple redundancy (Triple Modular Redundancy — TMR) to reduce radiation-induced switching of logic elements (Single Event Transients — SET) and memory elements (Single Event Upset — SEU). The FPGA due to the large number of elements configuration memory is not vulnerable to the effects of radiation. Therefore, one-time programmable devices are used, for example, by Actel company, but flip-flops tripled too. Nevertheless, the SRAM configurable FPGA Virtex (Xilinx) uses triple redundancy with Majority Vote Circuit based on a tristate buffer instead of LUT. Such Voter has implementation features that are highlighted in the article. The use of minority votes is one of the variants of Majority Vote Circuit for FPGA pins. Only in this case there is no conflict of signals at the outputs of buffers. The paper describes CMOS implementation of the voters, as well as proposes a fault tolerant CMOS implementation of the Majority Voter and Minority Voter in order to improve reliability and FPGA radiation resistance.

Keywords: *Triple Module Redundancy; Majority Vote Circuit; 3-State Buffer; Minority Vote Circuit.*

ВВЕДЕНИЕ

ПЛИС широко используются в компьютерных технологиях [1–4]. Существуют отказоустойчивые ПЛИС для аэрокосмических компьютерных систем. Специальная архитектура RHBD включает в себя создание избыточных структур, например, с использованием тройной избыточности (TMR) [5–7]. Этот метод поддерживается для архитектуры Virtex для ПЛИС Xilinx [8, 9]. Обычно используется схема большинства голосов, основанная на логических элементах КМОП, «НЕ-И», «НЕ-ИЛИ» (для интегральных схем специального назначения — ASIC, больших интегральных схем — БМК), LUT (таблица поиска — для ПЛИС). Используются схемы большинства голосов на основе таблиц поиска (LUTs), тристабильного буфера (BUFT) и нагрузочного резистора, а также схемы большинства голосов на основе тристабильного буфера со схемами меньшинства голосов без нагрузочного резистора [8].

СХЕМА БОЛЬШИНСТВА ГОЛОСОВ

Тройная избыточность использует три копии одной и той же схемы и выполняет поразрядное «большинство голосов» на выходе тройной схемы [4]. Функция большинства голосов представлена в формуле:

$$V = AB \vee BC \vee AC. \quad (1)$$

Таблица истинности (1) показана на рис. 1.

Формула (1) является самодвойственной функцией, поэтому:

$$\bar{V} = \bar{A}\bar{B} \vee \bar{B}\bar{C} \vee \bar{A}\bar{C}.$$

Большинство голосов ПЛИС используют таблицы поиска (LUTs).

A	B	C	V
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

Рис. 1. Таблица истинности большинства голосов

Fig. 1. Majority Vote Truth Table

Рис. 3. Представление LUT большинства голосов

Fig. 3. LUT representation of the Majority Voter

$$V(ABC) = 0 \cdot \bar{A}\bar{B}\bar{C} \vee 0 \cdot \bar{A}\bar{B}C \vee 0 \cdot \bar{A}B\bar{C} \vee 1 \cdot \bar{A}BC \vee \\ \vee 0 \cdot \bar{A}B\bar{C} \vee 1 \cdot \bar{A}BC \vee 1 \cdot A\bar{B}\bar{C} \vee 1 \cdot ABC$$

КМОП представление большинства голосов показано на рис. 2.

Представление LUT большинства голосов показано на рис. 3.

Однако 4 входных представления LUT большинства голосов используют только одну остановку транзисторного дерева.

Рис. 2. КМОП представление по большинству голосов

Fig. 2. CMOS representation of the Majority Voter

Рис. 4. Схема большинства голосов, основанная на тристабильном буфере без нагрузочного резистора

Fig. 4. Majority vote circuit based on 3-state buffer without pullup resistor

ТРИСТАБИЛЬНАЯ СХЕМА БОЛЬШИНСТВА ГОЛОСОВ

Схема большинства голосов Virtex™ (Xilinx), основанная на тристабильном буфере (используя Virtex примитивную библиотеку BUFT) вместо таблиц поиска (LUTs), показана на рис. 4.

Анализ работы устройства позволяет установить ситуации конфликта сигналов на выходе — рис. 5.

Моделирование тристабильного буфера схемы большинства голосов, выполненное в системе NI Multisim 10 by National Instruments Electronics Workbench Group, показывает неправильность такой схемы — рис. 6.

Тем не менее, документация указывает на использование Virtex Horizontal Bus Logic (горизонтальная логика шины) [5], которая решает эту проблему. Один возможный способ построения правильной схемы, полученной авторами, представлен на рис. 7а, б.

Осциллограмма рис. 7б подтверждает реализацию функции (1).

INTRODUCTION

FPGAs are widely used in computer technology [1–4]. There are fault tolerant FPGAs for aerospace computer systems. Radiation Hardened by Design (RHBD) architecture includes the development of redundant structures, for example Triple Modular Redundancy (TMR) [5–7]. This method is supported by the Virtex architecture of Xilinx FPGAs [8, 9]. As a rule, Majority Vote Circuits based on CMOS, NAND, NOR (for Application-Specific Integrated Circuit — ASIC and Uncommitted Logic Array — ULA) and LUT (Look Up Table — for FPGAs) gates are used. It is common practice to use Majority Vote Circuits based on Look-Up Tables (LUTs), on 3-state buffers (BUFT)

and Pullup resistor, Majority Vote Circuits based on 3-state buffers with Minority Vote Circuits without Pullup [8].

MAJORITY VOTE CIRCUIT

Triple module redundancy uses three copies of the same circuit and performs a bit-wise “majority vote” on the output of the triplicate circuit [4]. The function of the majority voter is:

$$V = AB \vee BC \vee AC. \quad (1)$$

The Truth Table (1) is shown in Fig. 1: Expression (1) is a self-dual function, so:

$$\bar{V} = \bar{A}\bar{B} \vee \bar{B}\bar{C} \vee \bar{A}\bar{C}.$$

The FPGAs majority voters use Look-Up Tables (LUTs).

$$V(ABC) = 0 \cdot \bar{A}\bar{B}\bar{C} \vee 0 \cdot \bar{A}\bar{B}C \vee 0 \cdot \bar{A}B\bar{C} \vee \\ \vee 1 \cdot \bar{A}BC \vee 0 \cdot \bar{A}B\bar{C} \vee 1 \cdot \bar{A}BC \vee 1 \cdot A\bar{B}\bar{C} \vee 1 \cdot ABC$$

Fig. 2 shows CMOS representation of the Majority Voter.

Fig. 3 shows LUT representation of the Majority Voter.

However, 4 input LUT representations of the majority voter use only one half of the transistor tree.

STATE BUFFER MAJORITY VOTE CIRCUIT

Fig. 4 shows Virtex™ majority vote circuit (Xilinx) that is based on internal 3-state buffer

A	B	C	O1	O2	O3	V
0	0	0	0	0	0	1
0	0	1	z	0	1	Conflict 0&1
0	1	0	0	1	z	Conflict 0&1
0	1	1	z	1	z	1
1	0	0	1	z	0	Conflict 0&1
1	0	1	z	z	1	1
1	1	0	1	z	z	1
1	1	1	z	z	z	1

Рис. 5. Конфликт сигналов на выходе схемы рис. 4

Fig. 5. Conflict of signals at the output of the circuit in Fig. 4

Рис. 6. Неправильная схема большинства голосов, основанная на тристабильном буфере с нагрузочным резистором

Fig. 6. The incorrect majority vote circuit based on 3-state buffer with pullup resistor

a | a

b | b

Рис. 7. Правильная схема большинства голосов, основанная на тристабильном буфере с нагрузочным резистором (наборы 111, 110, 101, 100, 011, 010, 001, 000)

Fig. 7. The correct majority vote circuit based on 3-state buffer with pullup resistor (sets 111, 110, 101, 100, 011, 010, 001, 000)

and uses the Virtex primitive BUFT library instead of Look-Up Tables (LUTs).

An analysis of the device operation makes it possible to establish situations of signal conflict at the output (see Fig. 5).

The simulation of the 3-State Buffer Majority Voter, executed in the NI Multisim 10 system by National Instruments Electronics Workbench Group, shows the incorrectness of such a scheme (see Fig. 6).

Nevertheless, the documentation indicates the use of the so-called Virtex Horizontal Bus Logic [5] that is solving the problem. Fig. 7a, b shows one possible way of constructing the correct scheme obtained by the authors.

The oscillogram in Fig. 7b confirms the realization of the function (1).

STATE BUFFER MAJORITY VOTE CIRCUIT WITH MINORITY VOTE CIRCUIT

Avoiding the conflict of signals is also possible using the 3-State Buffer Majority Vote Circuit with Minority Vote Circuit [6], as seen in Fig. 8.

What is Minority Vote Circuit? This function has the form represented by expression (4):

$$P\bar{R}_1\bar{R}_2 \vee \bar{P}R_1R_2. \quad (4)$$

The Truth Table (4) is shown in Fig. 9.

Let us make the notation in Fig. 10.

Fig. 11 describes the functioning of the majority vote circuit with the use of Minority Vote Circuit presented on Fig. 10.

M is output of the appropriate voting device for the minority. We can conclude that the channel, which differs from the other two, is turned off by forming the corresponding z-state buffer at the output (see Fig. 11). At the output V, the conjunction O1, O2, O3 is realized.

CMOS IMPLEMENTATION OF THE MINORITY VOTE CIRCUIT

Let us visualize the CMOS implementation of the minority vote function. Fig. 12 shows the simplified CMOS implementation of Minority Voter (as in expression (4) and Fig. 10).

Figs. 13 and 14 show the simulation of the CMOS implementation (Fig. 12) of the Minority Voter.

ТРИСТАБИЛЬНАЯ СХЕМА БОЛЬШИНСТВА ГОЛОСОВ СО СХЕМОЙ МЕНЬШИНСТВА ГОЛОСОВ

Избежание конфликта сигналов также возможно по тристабильной схеме большинства голосов со схемой меньшинства голосов [6] — рис. 8.

Что значит схема меньшинства голосов? Эта функция имеет форму, представленную в выражении (4):

$$P\bar{R}_1\bar{R}_2 \vee \bar{P}R_1R_2. \quad (4)$$

Рис. 8. Тройная избыточность, основанная на тристабильном буфере схемы большинства голосов: а) входы 000, 001, 010, 011; б) выходы 100, 101, 110, 111

Fig. 8. Triple Module Redundancy based on 3-State Buffer and Minority Vote Circuit; а) inputs 000,001, 010,011; б) inputs 100, 101, 110, 111

A	B	C	V
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

Рис. 9. Таблица истинности меньшинства голосов

Fig. 9. Minority Vote Truth Table

A	B	C	M1	O1	M2	O2	M3	O3	V
0	0	0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	1	z	0
0	1	0	0	0	1	z	0	0	0
0	1	1	1	z	0	1	0	1	1
1	0	0	1	z	0	0	0	0	0
1	0	1	0	1	1	z	0	1	1
1	1	0	0	1	0	1	1	z	1
1	1	1	0	1	0	1	0	1	1

Рис. 11. Таблица истинности схемы большинства голосов со схемой меньшинства голосов

Fig. 11. Truth Table of the Majority Vote Circuit with Minority Vote Circuit

Таблица истинности (4) представлена на рис. 9.

Сделаем обозначение — рис. 10.

Функционирование схемы большинства голосов со схемой меньшинства голосов, представленной на рис. 10, описано на рис. 11.

М-выход соответствующего устройства для меньшинства голосов. Делаем вывод, что канал, который отличается от двух других, отключается путем формирования на выходе соответствующего буфера состояния z — рис. 11. На выходе V реализована конъюнкция O1, O2, O3.

Рис. 10. Тристабильный буфер схемы большинства голосов со схемой меньшинства голосов

Fig. 10. 3-State Buffer Majority Vote Circuit with Minority Vote Circuit notations

Рис. 12. КМОП реализация схемы меньшинства голосов

Fig. 12. CMOS implementation of the Minority Vote Circuit

Рис. 13. Моделирование КМОП реализации схемы меньшинства голосов на наборе 100

Fig. 13. Simulation of the CMOS implementation of the Minority Voter on the set 100

Рис. 14. Моделирование КМОП реализации схемы меньшинства голосов на наборе 011

Fig. 14. Simulation of the CMOS implementation of the Minority Voter on the set 011

Рис. 15. Тростабильный буфер без избыточности

Fig. 15. 3-State Buffer without redundancy

Рис. 16. Тростабильный буфер с избыточностью

Fig. 16. 3-State Buffer with redundancy

КМОП РЕАЛИЗАЦИЯ СХЕМЫ МЕНЬШИНСТВА ГОЛОСОВ

Давайте представим КМОП реализацию функции схемы меньшинства голосов. Предложенная упрощенная КМОП реализация меньшинства голосов в формуле (4) и рис. 10. представлена на рис. 12.

Моделирование КМОП реализации (рис. 12) схемы меньшинства голосов показана на рис. 13, 14.

Моделирование подтверждает эффективность предлагаемой схемы меньшинства голосов.

СХЕМА ГОЛОСОВАНИЯ С ИЗБЫТОЧНОСТЬЮ

Известная КМОП реализация с тростабильным буфером представлена на рис. 15.

В целях повышения надежности схемы большинства голосов с тростабильным буфером мы предложим схему голосования с избыточностью. Предлагаемый тростабильный буфер с избыточностью представлен на рис. 16.

Сравнение тростабильного буфера с избыточностью и без избыточности [10] представлено на рис. 17.

Выигрыш достигается в значительном диапазоне вероятностей, в отличие от тройной схемы, которая становится хуже без резервирования уже с вероятностью порядка 0,88. Предлагаемая схема меньшинства голосов с избыточностью с учетом ограничения Мида и Конвея [11] показана на рис. 18

Рис. 17. Безотказная вероятность работы тростабильного буфера без избыточности ($e^{-6\lambda t^\alpha}$), с тройной избыточностью $P3(t)$, с предложенной избыточностью $P_{fin}(t)$, при интенсивности отказов $10^{-5} 1/h$

Fig. 17. Failure-free operation probabilities of 3-State Buffer without redundancy ($e^{-6\lambda t^\alpha}$), with triple redundancy $P3(t)$, with proposed redundancy $P_{fin}(t)$, at failure rate of $10^{-5} 1/h$

Рис. 18. Схема меньшинства голосов с избыточностью
Fig. 18. Minority Voter with redundancy

Сравнение схемы меньшинства голосов с избыточностью и без избыточности представлено на рис. 19.

ЗАКЛЮЧЕНИЕ

Схема, основанная на двухэтапном тристабильном буфере, является правильной и соответствует спецификации Virtex. В статье предлагается отказоустойчивая реализация КМОП функций по схеме меньшинства и большинства голосов в качестве отдельных элементов для повышения эффективности резервируемых схем без использования логических ресурсов ПЛИС. Моделирование КМОП схемы меньшинства голосов в системе моделирования National Instruments Electronics Workbench Group подтверждает эффективность предлагаемого элемента, и оценка вероятности безотказной работы показывает высокую эффективность предложенной схемы. Улучшенные элементы повышают радиационную стойкость аэрокосмических компьютерных систем.

ЛИТЕРАТУРА

1. Kharchenko V. (editor): *Green IT-Engineering*. In 2 Volumes. Vol. 1. Principles, Components and Models — 593 p.; Vol. 2. Systems, Industry, Society. — 628 p. Ukraine: National Aerospace University KhAI (2014).
2. Logic Array Blocks and Adaptive Logic Modules in Stratix III Devices. Available at: https://www.altera.com.cn/content/dam/altera/www/global/zh_CN/pdfs/literature/hb/stx3/stx3_siii51002.pdf (accessed 26.03.2017).
3. Drozd A. et al.: *The Levels of Target Resources Development in Computer Systems*. In: Design & Test Symposium (EWDTS), 2014 East-West, pp. 1–5, IEEE, (2014).
4. Mehta, Nikil. *An Ultra-low-energy, Variation-tolerant FPGA Architecture Using Component-specific Mapping*. Dissertation (Ph.D.), California Institute of Technology. (2013). <http://resolver.caltech.edu/CaltechTHESIS:10072012-230900231>.

The simulation confirms the efficiency of the proposed Minority Voter.

VOTERS WITH REDUNDANCY

Fig. 15 shows the known CMOS implementation of the 3-State Buffer.

In order to improve reliability of the 3-State Buffer Majority Vote Circuit we will offer voters with redundancy. Fig. 16 shows the proposed 3-State Buffer with redundancy.

Fig. 17 presents the comparison of the 3-State Buffer with redundancy and without it [10].

Рис. 19. Безотказная вероятность работы схемы меньшинства голосов без избыточности ($e^{-18\lambda t^\alpha}$), с тройной избыточностью $P_3(t)$, с трижды тройной избыточностью $P_{33}(t)$, с предложенной избыточностью $P_{fm}(t)$, при интенсивности отказов $10^{-5} 1/h$

Fig. 19. Failure-free operation probabilities of the Minority Voter without redundancy ($e^{-18\lambda t^\alpha}$), with triple redundancy $P_3(t)$, with triple by triple redundancy $P_{33}(t)$, with proposed redundancy $P_{fm}(t)$, at failure rate of $10^{-5} 1/h$

5. Jennifer Susan Hane. *A FAULT-TOLERANT COMPUTER ARCHITECTURE FOR SPACE VEHICLE APPLICATIONS*. Available at: <http://scholarworks.montana.edu/xmlui/bitstream/handle/1/1423/hanej0512.pdf?sequence=1> (accessed 20.03.2017).
6. Bradley Matush. *An Innovative Radiation Hardened by Design Flip-Flop*. A Thesis Presented in Partial Fulfillment of the Requirements for the Degree Master of Science. Available at: https://repository.asu.edu/attachments/56273/content/Matush_asu_0010N_10226.pdf (accessed 22.01.2017).
7. Shubham C. Anjankar, Dr. Mahesh T. Kolte. *Fault Tolerant and Correction System Using Triple Modular Redundancy*. International Journal of Emerging Engineering Research and Technology Volume 2, Issue 2, May 2014, pp. 187–191. Available at: <http://www.ijeert.org/pdf/v2-i2/31.pdf> (accessed 26.01.2017).
8. Carmichael Carl. *Triple Module Redundancy Design Techniques for Virtex FPGAs* Available at: https://www.xilinx.com/support/documentation/application_notes/xapp197.pdf (accessed 22.03.2017).
9. *QPro Virtex-II 1.5V Platform FPGAs*. DS122 (v3.0) Available at: http://www.xilinx.com/support/documentation/data_sheets/ds122.pdf (accessed 26.03.2017).
10. Kamenskih A. N., Tyurin S. F. *The Development of Basic Logic Element for Strictly Self-timed FPGA*. International Conference on Information and Digital Technologies, IDT 2015, pp. 128–131 DOI:10.1109/IDT.2015.7222962.
11. Conway Lynn. *Drafts of the Mead-Conway Textbook, Introduction to VLSI Systems*. University of Michigan. Retrieved 9 June 2015.

Winning is achieved in a considerable range of probabilities as opposed to triple scheme that gets worse when unreserved already at the probability of the order of 0.88. Fig. 18 shows the proposed Minority Voter with redundancy taking into account Mead-Conway limitations [11].

Fig. 19 presents the comparison of the Minority Voter with redundancy and without it.

CONCLUSIONS

A circuit based on a two-stage 3-State Buffer is correct and corresponds to Virtex datasheet. The paper proposes a fault tolerant CMOS implementation of majority and minority voting functions as separate elements in order to improve the performance of redundant circuits without using FPGA logic resources. The simulation of CMOS Minority Vote Circuit within National Instruments Electronics Workbench Group system simulation confirms the efficiency of the proposed element, and the evaluation of the failure-free operation probability shows its high efficiency. Advanced Voters improve radiation hardening of the aerospace computer systems.

REFERENCES

1. Kharchenko V. (editor): *Green IT-Engineering*. In 2 volumes. Vol. 1. Principles, Components and Models — 593 p.; Vol. 2. Systems, Industry, Society. — 628 p. Ukraine: National Aerospace University KhAI (2014) (In Russian).
2. *Logic Array Blocks and Adaptive Logic Modules in Stratix III Devices*. Available at: https://www.altera.com.cn/content/dam/alterawww/global/zh_CN/pdfs/literature/hb/stx3/stx3_siii51002.pdf (accessed 26.03.2017).
3. Drozd A., Drozd J., Shapa J., Maevsky D. *The Levels of Target Resources Development in Computer Systems*. In: Design & Test Symposium (EWDTS), 2014 East-West, pp. 1–5, IEEE, (2014).
4. Mehta, Nikil. *An Ultra-Low-Energy, Variation-Tolerant FPGA Architecture Using Component-Specific Mapping*. Dissertation (Ph.D), California Institute of Technology. (2013). <http://resolver.caltech.edu/CaltechTHESIS:10072012-230900231>.
5. Jennifer Susan Hane. *A Fault-Tolerant Computer Architecture for Space Vehicle Applications*. Available at: <http://scholarworks.montana.edu/xmlui/bitstream/handle/1/1423/hanej0512.pdf?sequence=1> (accessed 20.03.2017).
6. Bradley Matush. *An Innovative Radiation Hardened by Design Flip-Flop*. A Thesis Presented in Partial Fulfillment of the Requirements for the Degree Master of Science. Available at: https://repository.asu.edu/attachments/56273/content/Matush_asu_0010N_10226.pdf (accessed 22.01.2017).
7. Shubham C. Anjankar, Dr. Mahesh T. Kolte. Fault Tolerant and Correction System Using Triple Modular Redundancy. *International Journal of Emerging Engineering Research and Technology* Vol. 2, Issue 2, May 2014, PP. 187–191. Available at: <http://www.ijeert.org/pdf/v2-i2/31.pdf> (accessed 26.01.2017).
8. Carl Carmichael. Triple Module Redundancy Design Techniques for Virtex FPGAs Available at: https://www.xilinx.com/support/documentation/application_notes/xapp197.pdf (accessed 22.03.2017).
9. QPro Virtex-II 1.5V Platform FPGAs. DS122 (v3.0) Available at: http://www.xilinx.com/support/documentation/data_sheets/ds122.pdf (accessed 26.03.2017).
10. Kamenskih A.N., Tyurin S.F. *The Development of Basic Logic Element for Strictly Self-Timed FPGA*. International Conference on Information and Digital Technologies, IDT 2015PP. 128–131 DOI:10.1109/DT.2015.7222962
11. Conway, Lynn. *Drafts of the Mead-Conway Textbook*, Introduction to VLSI Systems. University of Michigan. Retrieved 9 June 2015.

КНИГИ ИЗДАТЕЛЬСТВА "ТЕХНОСФЕРА"

Цена 636 руб.

ОСНОВЫ СХЕМОТЕХНИКИ МИКРОЭЛЕКТРОННЫХ УСТРОЙСТВ

А.И. Белоус, В.А. Емельянов,
А.С. Турцевич

М: ТЕХНОСФЕРА, 2012. — 472 с.
ISBN 978-5-94836-307-3

В книге представлен анализ особенностей работы, методы проектирования и основы практического применения цифровых микросхем в составе современных микроэлектронных устройств, предложен большой набор эффективных схемотехнических решений базовых элементов для реализации требований, предъявляемых к микроэлектронным устройствам, приведено детальное описание принципов работы и правил применения современных базовых элементов в составе микроэлектронных устройств.

Издание ориентировано на широкий круг инженерно-технических работников, ученых, студентов и аспирантов, специализирующихся в области разработки, организации производства и эксплуатации радиоэлектронной, бытовой, промышленной и специальной техники, информационно-коммуникационных, телекоммуникационных и навигационных применений, использующих современные микроэлектронные устройства.

КАК ЗАКАЗАТЬ НАШИ КНИГИ?

✉ 125319, Москва, а/я 91; ☎ +7 (495) 234-0110; ☎ +7 (495) 956-3346; knigi@technosphere.ru, sales@technosphere.ru