



СВЕРХВЫСОКОЧАСТОТНЫЕ ХАРАКТЕРИСТИКИ ТРАНЗИСТОРОВ, ИЗГОТОВЛЕННЫХ ПО ТЕХНОЛОГИИ КРЕМНИЙ НА ИЗОЛЯТОРЕ С ДЛИНОЙ КАНАЛА 180 НМ

MICROWAVE CHARACTERISTICS OF TRANSISTORS MADE OF SILICON-ON-INSULATOR WITH A CHANNEL LENGTH OF 180 NM

УДК 621.37, ВАК 05.27.01

Д.Андреев*, О.Ковалева*, Д.Концев* / dandreev@mikron.ru, olkuznetsova@mikron.ru
D.Andreev*, O.Kovaleva*, D.Koptsev*

Характеристики, полученные с помощью SPICE-модели BSIMSOI4, сравниваются с результатами экспериментальных измерений транзисторов, изготовленных в ПАО "Микрон" по технологии КМОП кремний на изоляторе (КНИ) 0,18 мкм. Приводится структура тестовых образцов транзисторов, позволяющая проводить СВЧ-измерения непосредственно на пластине с помощью зондовой станции Cascade. Исследования показали, что граничная частота n-МОП-транзистора составляет 48 ГГц, граничная частота p-МОП-транзистора – 20 ГГц. Приведенные данные характеризуют транзисторы с суммарной шириной канала 120 мкм (24 параллельных канала шириной по 5 мкм). Таким образом, технология КНИ КМОП 0,18 мкм позволяет реализовывать СВЧ-устройства с рабочей частотой до 4–5 ГГц. [1]. Однако имеющаяся BSIMSOI4-модель может использоваться при разработке СВЧ-устройств с рабочей частотой не более 1 ГГц [2]. Для корректного моделирования устройств с более высокими рабочими частотами требуются специальные СВЧ-модели, например, BSIMSOI RF. Для моделирования шумовых параметров устройств необходимы модели с характеристикой шумовых параметров. Characteristics obtained using a BSIMSOI4 SPICE model are comparing with results of experimental measurements of transistors manufactured by Mikron using CMOS silicon on insulator (SOI) 0.18 μm process. The structure of test samples of transistors that allow microwave measurements directly on a wafer using Cascade probe station is shown. Studies have shown that the cutoff frequency of the n-MOS transistor is 48 GHz, and the cutoff frequency of the p-MOS transistor is 20 GHz. These data characterize transistors with a total channel width of 120 μm (24 parallel channels with width of 5 μm each). Thus, the SOI CMOS 0.18 μm process allows to manufacture a microwave devices with operating frequency of up to 4–5 GHz. [1]. But the BSIMSOI4 model can be used in the development of microwave devices with an operating frequency not exceeding 1 GHz [2]. For correct simulation of devices with higher operating frequencies special microwave model, for example, BSIMSOI RF is required. Models with a characterization of the noise parameters are required for modeling of noise parameters of the device.

Главным преимуществом КНИ-технологии является повышенная по сравнению с технологией объемного кремния радиационная стойкость, необходимая для поддержания работоспособности высокотехнологичной радиоэлектронной аппаратуры в условиях ионизирующего

излучения. Изготовленные по КНИ-технологии транзисторы имеют полную диэлектрическую изоляцию n- и p-карманов, ввиду чего отсутствуют паразитные пррр-структуры, а значит, исключено тиристорное защелкивание, свойственное, например, объемной КМОП-технологии.

* Научно-исследовательский институт молекулярной электроники / Research institute for molecular electronics.

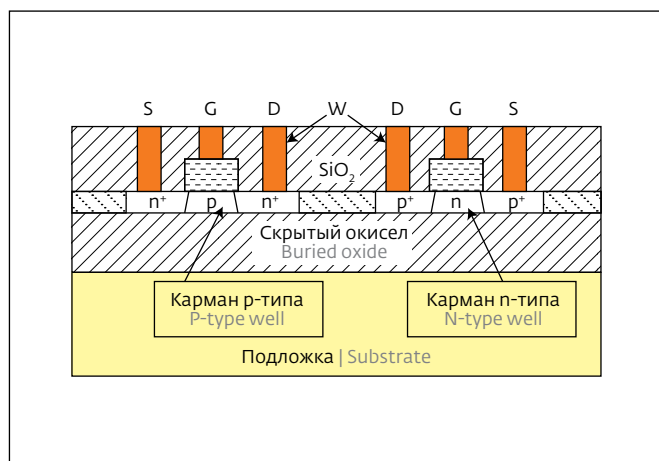


Рис.1. Структура МОП-транзисторов, изготовленных по технологии КМОП КНИ: И – исток; С – сток; З – затвор; W – вольфрам

Fig.1. Structure of MOS transistors fabricated using CMOS SOI technology: S – source; D – drain; G – gate; W – tungsten

На рис.1 представлена типичная структура КНИ-транзисторов [3].

Современный маршрут проектирования интегральных схем обязательно включает этап схемотехнического моделирования разрабатываемого устройства. Увеличение точности моделирования позволяет снижать количество производственных итераций, что уменьшает стоимость разработки и ускоряет процесс выхода конечного изделия на рынок.

РАЗРАБОТКА ЭКСПЕРИМЕНТАЛЬНЫХ ОБРАЗЦОВ

Авторами разработана тестовая матрица элементов, содержащая n- и p-канальные транзисторы. Тестовая матрица представляет собой набор

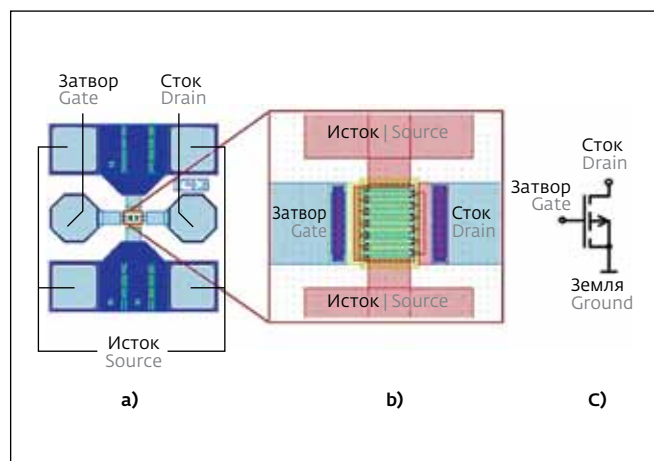


Рис.2. Высокочастотная контактирующая структура
Fig.2. High frequency contact structure

транзисторов с разными геометрическими размерами, каждый из которых разведен в специальные контактные площадки, позволяющие проводить высокочастотные измерения с помощью зондовой станции. Также добавлены специальные структуры, обеспечивающие de-embedding – математическое извлечение результатов паразитного влияния топологической разводки на измеряемые характеристики элемента. Для реализации этой процедуры используются точно такие же ячейки, как и те, в которых разведены элементы для экстракции моделей, но вместо элементов в этих структурах присутствуют, соответственно, разрыв, короткое замыкание на землю, проход (соединение входа с выходом).

На рис.2 показана высокочастотная контактирующая структура с обозначением контактных

The main advantage of SOI technology compared with bulk silicon technology is the increased radiation resistance required to maintain the operability of high-tech electronic equipment in conditions of ionizing radiation. Transistors manufactured using the SOI technology, have full dielectric isolation of the n- and p- wells, and there is therefore no parasitic npnp structures and no thyristor latch-up, which is characteristic for example for bulk CMOS technology. Fig.1

shows a typical structure of SOI-transistors [3].

Modern designing of integrated circuits includes the circuit simulation of the device. Increase in the accuracy of modeling allows to reduce the number of production iterations, which reduces development costs, and accelerates the yield of the final products to the market.

DEVELOPMENT OF EXPERIMENTAL SAMPLES

The authors have developed a test matrix of elements containing

n- and p-channel transistors. The test matrix is a set of transistors with different geometrical dimensions, each of which is connected to special pads that allow high frequency measurements using probe station. The special structures are also added for de-embedding, a mathematical extraction of parasitic influence of topological routing on the measured characteristics of the element. For this procedure the same cells are used as those, in which the elements for extraction of models are wired, but

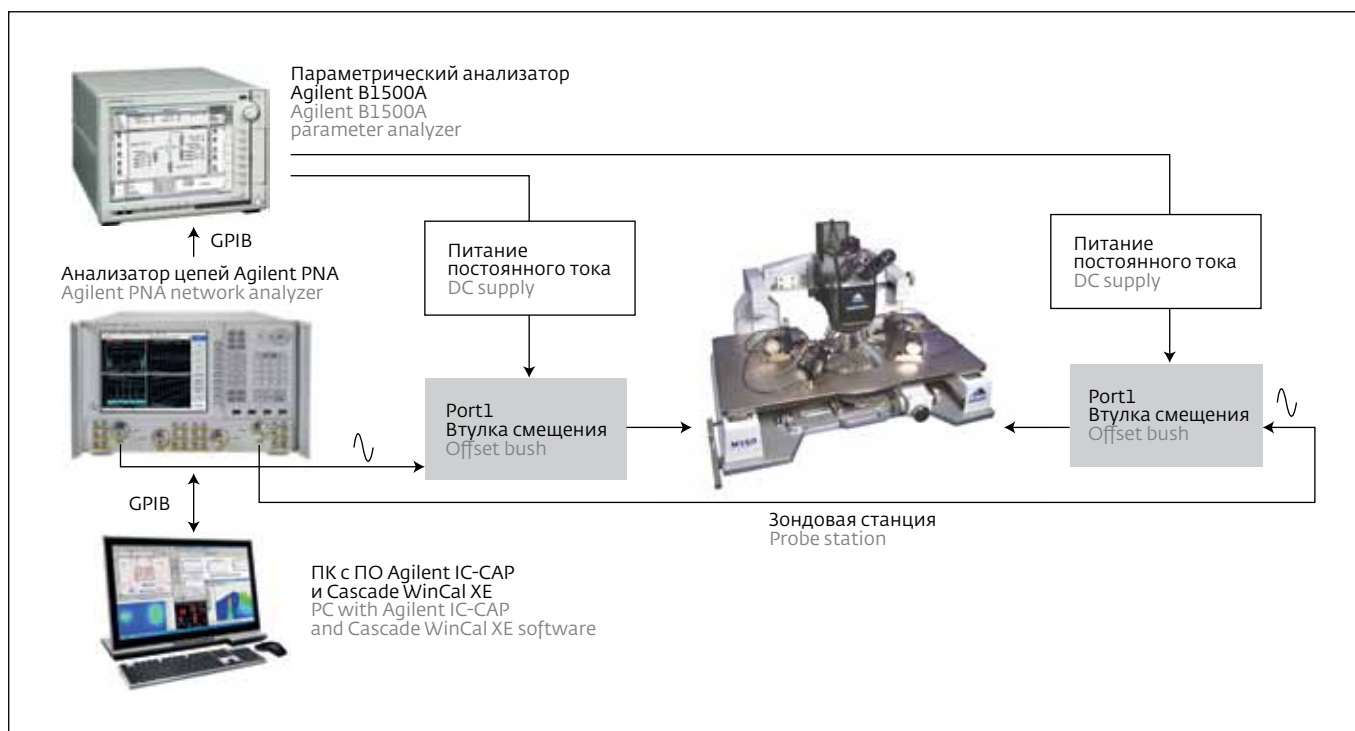


Рис.3. Блок-схема измерительного комплекса

Fig.3. Block diagram of measuring complex

площадок для проведения измерений (а, б) и эквивалентная схема разводки транзисторов (с).

ИЗМЕРЕНИЯ СВЧ-ХАРАКТЕРИСТИК ТРАНЗИСТОРОВ

При проведении экспериментальных исследований использовался измерительный стенд,

содержащий зондовую станцию Cascade Summit 11000M, векторный анализатор цепей Agilent PNA серии E8361A, анализатор полупроводниковых приборов Agilent B1500A, а также программное обеспечение Cascade WinCal XE для калибровки анализатора цепей и программное

instead of elements, respectively, the break, short circuit on the ground and the transition (connection of input and output) are implemented in these structures.

Fig.2 shows a high frequency contacting structure with the designation of the contact pads for measurement (a, b) and the equivalent circuit of the wiring of the transistors (c).

MEASUREMENTS OF MICROWAVE CHARACTERISTICS OF TRANSISTORS

A measuring bench for experimental studies contained Cascade Summit 11000M probe station,

Agilent PNA E8361A vector network analyzer, Agilent B1500A parameter analyzer, Cascade WinCal XE software for calibration of the network analyzer and Agilent IC-CAP software for DC and S-parameter measurements. A block diagram of the measuring complex is shown in Fig.3.

Measurement results of S-parameters of transistors in the regime of $V_g = V_d = 1.8$ V, where V_g is gate-source voltage, V_d is source-drain voltage, are shown in Fig. 4-5 and in table.1. The length of the channels of all transistors is $0.18 \mu\text{m}$, the width of the channels is $5 \mu\text{m}$.

The measurements were carried out for five samples of each type of transistor, one of which was located in the center of the wafer and four - at its edges. Table 1 shows the averaged values of the measured parameters.

Cutoff frequency F_t is defined as the frequency at which $h_{21} = 0$. Formulas for calculation of h-parameters using S-parameters are presented below:

$$h_{11} = \frac{(Z_{01}^* + S_{11}Z_{01})(Z_{02}^* + S_{22}Z_{02}) - S_{12}S_{21}Z_{01}Z_{02}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (1)$$

$$h_{12} = \frac{2S_{12}\sqrt{R_{01}R_{02}}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (2)$$



Таблица 1. Результат экспериментальных исследований n-МОП-транзисторов

Table 1. Result of experimental studies of n-MOS transistors

Тип Type	Эффективная суммарная ширина канала W_{eff_total} , мкм Total effective channel width W_{eff_total} , μm	Количество каналов N_{FINGER} Number of channels N_{FINGER}	Ширина единичного канала, мкм Width of a single channel, μm	Ток стока I_d , мА Drain current I_d , mA	Граничная частота F_T , ГГц Cutoff frequency F_T , GHz
1	20	4	5	4,9	48,0
2	60	12	5	14,6	45,0
3	120	24	5	29,1	43,0
4	480	96	5	103,7	37,0

обеспечение Agilent IC-CAP для проведения измерений по постоянному току и определения S-параметров. Блок-схема измерительного комплекса приведена на рис.3.

Результаты измерений S-параметров транзисторов, полученные в режиме $V_g = V_d = 1,8$ В, где V_g - напряжение затвор-исток, V_d - напряжение исток-сток, приведены на рис.4-5 и в табл.1. Длина каналов всех транзисторов составляет 0,18 мкм, ширина каналов - 5 мкм. Измерения проводились на пяти образцах каждого типа транзистора, один из которых располагался в центре пластины и четыре - по ее краям. В табл.1 приведены усредненные значения измеренных параметров.

Граничная частота F_c определена как частота, на которой значение параметра $h_{21} = 0$. Ниже приведены формулы для расчета h-параметров из S-параметров:

$$h_{11} = \frac{(Z_{01}^* + S_{11}Z_{01})(Z_{02}^* + S_{22}Z_{02}) - S_{12}S_{21}Z_{01}Z_{02}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (1)$$

$$h_{12} = \frac{2S_{12}\sqrt{R_{01}R_{02}}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (2)$$

$$h_{21} = \frac{-2S_{21}\sqrt{R_{01}R_{02}}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (3)$$

$$h_{22} = \frac{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (4)$$

где R_{01} и R_{02} - действительные части входного и выходного импедансов Z_{01} и Z_{02} .

Результаты экспериментальных исследований r-канальных транзисторов представлены в табл.2.

$$h_{21} = \frac{-2S_{21}\sqrt{R_{01}R_{02}}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (3)$$

$$h_{22} = \frac{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}}{(1 - S_{11})(Z_{02}^* + S_{22}Z_{02}) + S_{12}S_{21}Z_{02}}, \quad (4)$$

where R_{01} and R_{02} are the real parts of the input and output impedances Z_{01} and Z_{02} .

The results of experimental studies of the p-channel transistors are given in table 2.

COMPARISON WITH SIMILAR TECHNOLOGICAL PROCESSES

The comparison of the parameters of the n-MOS transistor (type 1, table 1) with transistors

manufactured using other silicon technologies with similar process nodes is carried out. The analysis of comparative data (table 3) shows that the obtained values of the cutoff frequencies correspond to the level of the considered technology.

RESULTS OF USE OF BSIMSOI4 MODEL

IC-CAP CAD software by Agilent was used for processing the measurement results. Modeling of the transistors was carried out using Agilent GoldenGate CAD software. Fig.6-7 shows comparative graphs of the

S-parameters obtained by measuring and modeling the n-channel transistor of the second type (table 1). Modeling and measurements of the transistor were performed in the same modes.

The graphs show that the S-parameters have the visible discrepancy at frequencies above 1-2 GHz.

CONCLUSION

The measurements of microwave parameters of transistors manufactured on 0.18 μm SOI CMOS process show that the technology by Mikron

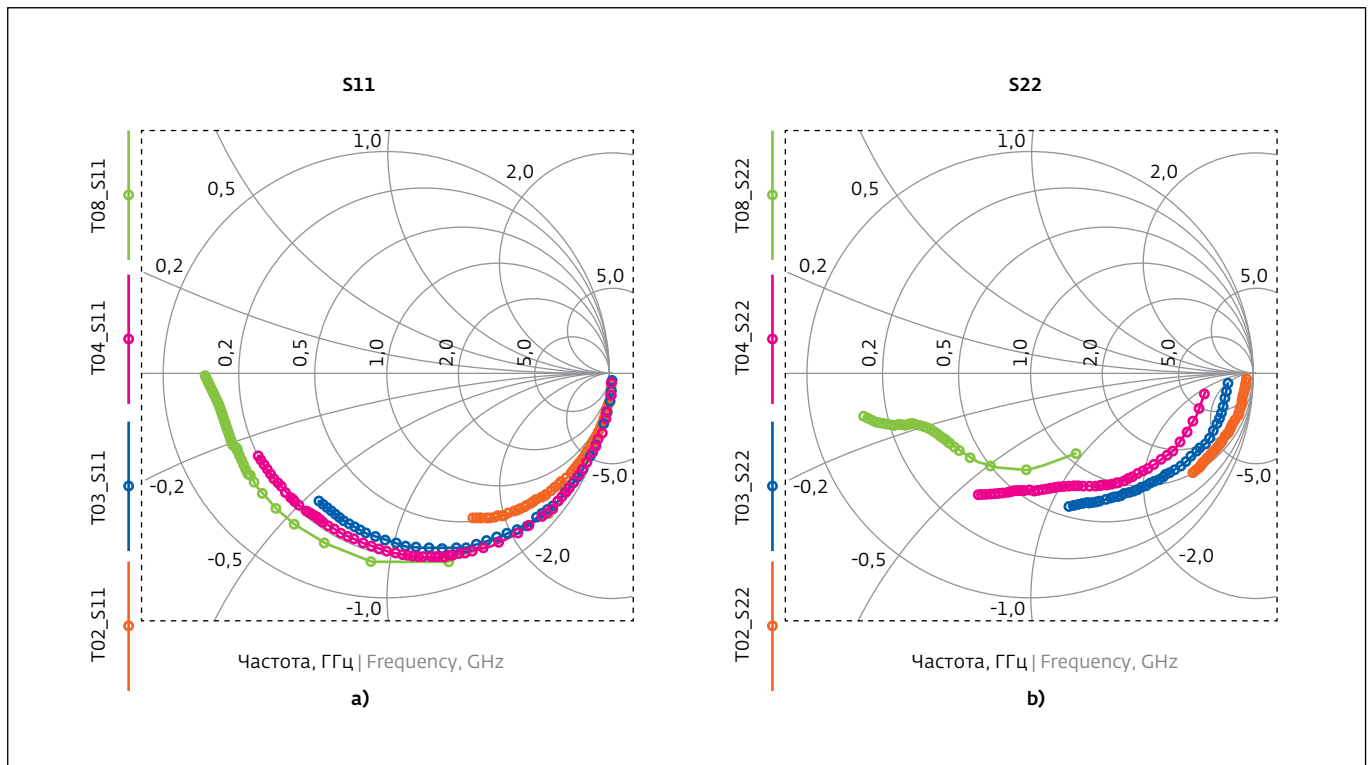


Рис.4. Результаты измерений параметров S11 (a) и S22 (b) n-МОП-транзисторов типов 1–4

Fig.4. Measurements of parameters S11 (a) and S22 (b) for n-MOS transistors of 1–4 types

Таблица 2. Результат экспериментальных исследований p-МОП-транзисторов

Table 2. Result of experimental studies of p-MOS transistors

Тип Type	Эффективная ширина канала $W_{\text{eff_total}}$, мкм Effective channel width $W_{\text{eff_total}}$, μm	Количество затворов N_{FINGER} Number of chan- nels N_{FINGER}	Ширина затворов, мкм Gate width, μm	Ток стока I_d , мА Drain current I_d , mA	Граничная частота F_T , ГГц Cutoff frequency F_T , GHz
5	20	4	5	3,1	21,0
6	60	12	5	8,4	20,6
7	120	24	5	15,9	20,1
8	480	96	5	56,7	20,0

Таблица 3. Сравнение характеристик транзисторов

Table 3. Comparison of characteristics of transistors

	В данной работе In this paper	НИЯУ МИФИ [4] MEPhI [4]	Korea Advanced Institute of Science and Technology[5]	Oki Electric Industry Co, Ltd. [6]
Технология Technology	0,18 КНИ SOI	0,35 КНИ SOI	0,18	0,14 КНИ SOI
Граничная частота F_T , ГГц Cutoff frequency F_T , GHz	48	15–20	60	60

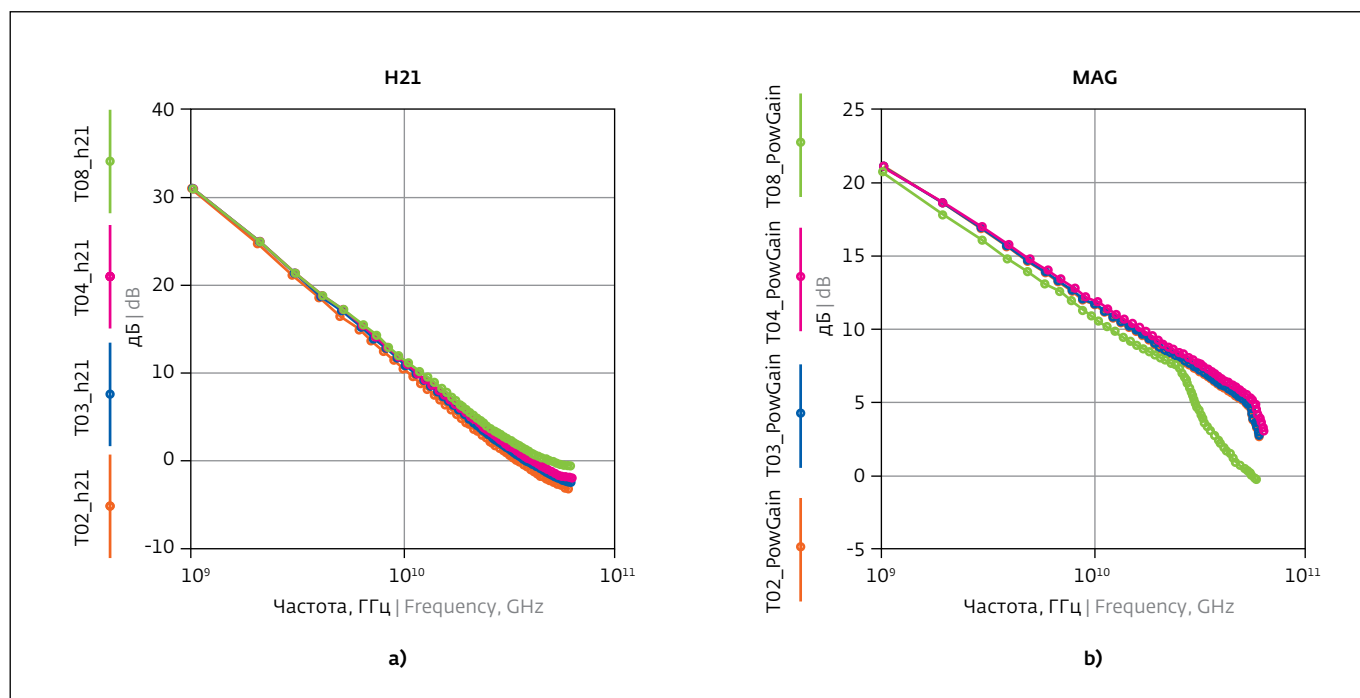


Рис.5. Результат измерений параметра h21 (a) и MAG (максимально возможное усиление) (b) n-МОП-транзисторов типов 1–4
 Fig.5. Measurements of parameter h21 (a) and MAG (b) for n-MOS transistors of 1–4 types

СРАВНЕНИЕ СО СХОЖИМИ ТЕХНОЛОГИЧЕСКИМИ ПРОЦЕССАМИ

В настоящей работе выполнено сравнение значений параметров n-МОП-транзистора (тип 1, табл.1) с транзисторами, изготовленными по другим кремниевым технологиям с близкими топологическими нормами. Анализ сравнительных данных (табл.3) показывает, что полученные в работе значения граничных частот соответствуют уровню рассматриваемой технологии.

АНАЛИЗ РАБОТЫ ФИЗИКО-МАТЕМАТИЧЕСКОЙ МОДЕЛИ BSIMSO14

Для обработки результатов измерений использовался САПР IC-САР фирмы Agilent. Моделирование транзисторов проводилось с помощью САПР Agilent GoldenGate. На рис.6–7 представлены сравнительные графики S-параметров, полученные при измерении и моделировании n-канального транзистора второго типа из табл.1. Моделирование транзистора проводилось в тех же режимах, что и измерения.

Из графиков видно, что S-параметры имеют заметное расхождение на частотах выше 1–2 ГГц.

is characterized by the cut-off frequency of the n-channel transistors of 48 GHz. According to the measurements of S-parameters, maximum gain of single-stage amplifier can achieve 12 dB at 5 GHz, which allows to manufacture on 18 μm SOI CMOS technology the microwave devices for signal transmission and reception with an operating frequency up to 5 GHz. Certain types of

microwave devices produced on this technology can operate at frequencies up to 10–12 GHz.

The comparison of simulation and measurements results showed that the PDK model is not suitable for the design of microwave devices with operating frequencies above 1 GHz. The efficient design of microwave devices requires also characterization of the noise parameters of the model. ■

The project was supported by the Ministry of education and science of the Russian Federation in the framework of the Federal Targeted Programme for Research and Development in Priority Areas of Development of the Russian Scientific and Technological Complex for 2014 – 2020 according to the agreement No. 14.579.21.0072 dated 24 November 2014 (unique identifier of applied research RFMEFI57914X0072, project code 2014-14-579-0129).

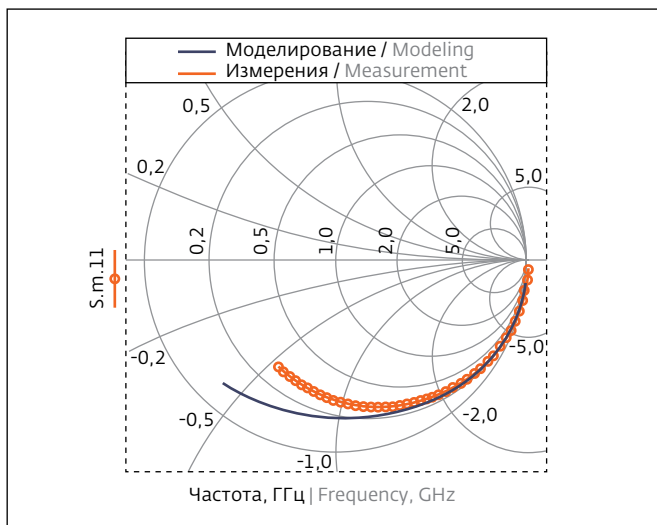


Рис.6. Сравнительный график моделирования и измерения параметра S_{11} транзистора типа 2

Fig.6. Comparative graph of modeling and measurement of S_{11} for transistor of type 2

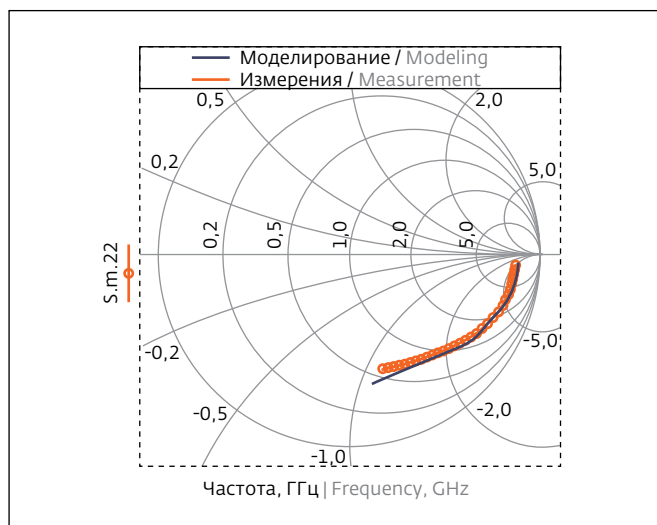


Рис.7. Сравнительный график моделирования и измерения параметра S_{22} транзистора типа 2

Fig.7. Comparative graph of modeling and measurement of S_{22} for transistor of type 2

ВЫВОДЫ

Результаты измерений СВЧ-параметров транзисторов, изготовленных по технологии КНИ КМОП 0,18 мкм, показывают, что рассматриваемая технология ОАО "НИИМЭ и Микрон" характеризуется граничной частотой n -канальных транзисторов 48 ГГц. Согласно результатам измерений S -параметров, максимальный коэффициент усиления однокаскадного усилителя может достигать

12 дБ на частоте 5 ГГц, что позволяет реализовывать с помощью технологии КМОП КНИ 0,18 мкм СВЧ-устройства для приема и передачи сигнала с рабочей частотой до 5 ГГц. Отдельные типы СВЧ-блоков, изготовленные по данной технологии, могут иметь рабочие частоты до 10–12 ГГц.

Сравнение результатов моделирования и измерений показало, что входящая в состав PDK модель не подходит для проектирования СВЧ-устройств с рабочими частотами выше 1 ГГц. При проектировании подобных устройств необходима коррекция имеющихся моделей для учета высокочастотных эффектов. Также для эффективного проектирования СВЧ-устройств необходима характеристика шумовых параметров модели.

Работа выполнена при поддержке Министерства образования и науки Российской Федерации в рамках федеральной целевой программы "Исследования и разработки по приоритетным направлениям развития научно-технического комплекса России на 2014–2020 годы" по соглашению № 14.579.21.0072 от 24 ноября 2014 года (уникальный идентификатор прикладных научных исследований RFMEFI57914X0072, шифр работы 2014-14-579-0129).

ЛИТЕРАТУРА

1. Красников Г.Я. Конструктивно-технологические особенности субмикронных МОП-транзисторов. - М.: ТЕХНОСФЕРА, 2011. 800 с.
2. The Regents of the University of California, BSIMSOIv4.4 MOSFET MODEL Users' Manual, 2010.
3. Шелепин Н.А. Физические основы моделирования паразитных элементов КНИ КМОП СБИС // Нано- и микросистемная техника. - М.: Новые технологии, 2015.
4. Елесин В.В., Назарова Г.Н., Чуков Г.В., Кабальнов Ю.А., Титаренко А.А. и др. Исследование возможности разработки радиационно-стойких БИС навигационного назначения по отечественной КМОП КНИ технологии с нормами 0,35 мкм // МИКРОЭЛЕКТРОНИКА. 2012. Т. 41. №4, С. 291–303.
5. Kwangseok Han, Jeong-hu Han, Minkyu Je and Hyungcheol Shin. RF Characteristics of 0.18- μ m CMOS Transistors // Journal of the Korean Physical Society. January 2002. Vol. 40. No. 1. PP. 45–48.
6. Akira Uchiyama, Shunsuke Baba, Yoshiki Nagatomo, and Jiro Ida. Fully Depleted SOI Technology for Ultra Low Power Digital and RF Applications // 2006 IEEE International SOI Conference Proceedings.