

КОНСТРУКТОРСКО-ТЕХНОЛОГИЧЕСКАЯ ПЛАТФОРМА ПРОЕКТИРОВАНИЯ СБИС НА БАЗЕ ОТЕЧЕСТВЕННОЙ ТЕХНОЛОГИИ КНИ 90 НМ

THE DESIGN PLATFORM FOR DOMESTIC SOI 90NM 90NM SOI TECHNOLOGY

УДК 621.3.049.77

ИЛЬИН СЕРГЕЙ АЛЕКСЕЕВИЧ

ILIN SERGEI A.

КОЧАНОВ СЕРГЕЙ КОНСТАНТИНОВИЧ

KOCHANOV SERGEI K.

ЛАСТОЧКИН ОЛЕГ ВИКТОРОВИЧ

LASTOCHKIN OLEG V.

НАДИН АЛЕКСЕЙ СЕМЕНОВИЧ

NADIN ALEXEY S.

НОВИКОВ АНТОН АЛЕКСЕЕВИЧ

NOVIKOV ANTON A.

ШИПИЦИН ДМИТРИЙ СВЯТОСЛАВОВИЧ

SHIPITSIN DMITRY S.

dshipitsin@niime.ru

dshipitsin@niime.ru

АО «НИИМЭ»

124460, г. Москва, г. Зеленоград,
1-й Западный проезд, 12, стр. 1Molecular Electronics Research Institute JSC
12/1 1st Zapadny Lane, Zelenograd,
Moscow, 124460, Russia

В статье описывается конструкторско-технологическая платформа проектирования для технологии КНИ 90 нм, ее состав, включая комплект библиотек цифровых элементов и библиотеки интерфейсных элементов ввода-вывода; описан тестовый кристалл (ТК), изготовленный в рамках исследовательской работы; проанализированы результаты испытаний ТК и элементной базы.

Ключевые слова: конструкторско-технологическая платформа; библиотеки цифровых элементов; библиотеки интерфейсных элементов ввода-вывода; комплект средств проектирования; КНИ.

The article describes the design-technological platform for 90nm SOI technology, its composition, including a set of digital element libraries and I/O interface libraries, describes a test crystal (TC) manufactured within the framework of research work, analyzes the results of testing the TC and element base.

Keywords: process design kit; libraries of standard cells; interface I/O library; STD; I/O; PDK; DDK; SOI.

Переход с традиционной КМОП технологии на технологию КНИ позволяет улучшить характеристики транзисторов на 20–30%, что, соответственно, улучшает характеристики разрабатываемых в ее базисе проектов [1]. Технология КНИ субмикронного уровня открывает широкие перспективы по миграции готовых проектов на новую технологию для улучшения их характеристик и позволяет разрабатывать новые проекты с целью получения требуемых характеристик, которые не могли быть получены на технологиях предыдущего поколения [2].

К основным преимуществам технологии КНИ можно отнести:

- отсутствие тиристорного эффекта;
- упрощенный процесс изоляции компонентов и высокая плотность интеграции благодаря отсутствию изолирующих карманов;
- высокую радиационную стойкость;
- повышенную надежность при высоких температурах;
- короткоканальный эффект подавляется уменьшением толщины кремниевого слоя;
- наклон подпороговой характеристики практически идеальный. Основные недостатки технологии КНИ:
- высокая стоимость производства;
- для уменьшения подпорогового тока требуется контакт к карману, что приводит к увеличению площади в сравнении с КМОП технологией;

- транзисторы имеют повышенный подпороговый ток, вследствие эффекта плавающей подложки.

Разработана конструкторско-технологическая платформа проектирования цифровых, цифро-аналоговых и аналоговых СБИС и СнК для отечественной КНИ технологии с минимальными проектными нормами 90 нм. Платформа обеспечивает высокую гибкость при проектировании СБИС и СнК за счет широкого набора входящих в ее состав компонентов.

Платформа (рис. 1) содержит:

- комплект средств проектирования аналоговых и цифро-аналоговых СБИС и СнК (PDK);
- комплект средств проектирования цифровых СБИС и СнК (DDK);
- компиляторы блоков памяти ОЗУ и ПЗУ различной конфигурации;
- Spectre модели;
- полный маршрут проектирования для аналоговых, цифро-аналоговых и цифровых СБИС и СнК;
- средства для обеспечения поддержки и корректной работы с САПР от ведущих EDA компаний (Cadence Design Systems, Mentor Graphics и т.д.) на всем маршруте проектирования СБИС и СнК.

Конструкторско-технологическая платформа проектирования разработана под технологическую линию отечественного



Рис. 1. Состав конструкторско-технологической платформы проектирования по технологии КНИ 90 нм

полупроводникового производства ПАО «Микрон» с проектными нормами 90 нм, которая обеспечивает следующие основные характеристики:

- минимальные проектные нормы 90 нм;
- напряжение питания ядра 1,20 В ($\pm 10\%$), периферии — 3,30 В ($\pm 10\%$);
- 7 уровней Cu металлизации.

В состав комплекта средств проектирования аналоговых и цифро-аналоговых СБИС и СнК входят: технологическая библиотека, содержащая базовые элементы (конденсаторы, диоды, транзисторы и сопротивления); специализированные командные файлы верификации топологии на соответствие конструктивно-топологическим нормам (DRC); файлы проверки соответствия топологии и схемотехники проекта (LVS); технологические файлы для экстракции паразитных приборов; SPICE модели; LEF — файл; набор специализированных программ автоматизации процесса проектирования; правила проектирования топологии (DRM); конструкторско-технологические ограничения (DRC).

Конструкторско-технологическая платформа для КНИ 90 нм содержит комплект проектирования цифровых СБИС и СнК, включающий библиотеки цифровых элементов и интерфейсных элементов ввода-вывода. Библиотеки элементов разработаны в виде специализированных баз данных, которые позволяют использовать их в маршруте проектирования цифровых и цифро-аналоговых СБИС с применением современных САПР и содержат полный комплект необходимых представлений: описание ячеек в форматах Cadence OA / CDL / GDSII / LEF / LPE / Liberty / CeltIC, модели элементов в формате Verilog, а также техническую документацию [3].

Платформа обеспечивает поддержку современных версий САПР:

- Custom IC Design: IC 6.1.7;
- Design for Manufacturing: EXT 17.1, INCISIVE 15.2;
- Physical Verification Systems: PVS 15.2, Calibre 14;
- Digital IC Design: Genus 17.1, Innovus 16.2;
- Characterization: Liberate 16.

Состав библиотеки аналоговых элементов:

- МОП-транзисторы А/Н1/Н2-типа, для напряжения питания 1,2 В/3,3 В;

- МОП-транзисторы А/Н1/Н2-типа, для схем ввода-вывода;
 - диоды DN/DP типа для напряжения питания 1,2 В/3,3 В;
 - конденсаторы различного типа;
 - резисторы различного типа;
 - специализированные элементы для финализации проекта.
- Состав библиотеки стандартных цифровых элементов:
- триггеры по фронту (d-type/scan d-type);
 - триггеры по уровню;
 - комбинационные элементы различного типа. Пример топологии логического элемента inv_2 на транзисторах h2 типа представлен на рис. 2;

- буферы тактового сигнала (gate-clock cell);
- элементы для построения clock-tree (clkinv, clkbuf);
- тристабильные элементы;
- специальные элементы: fillers, tiehi, tielo, bushold.

Состав библиотеки элементов ввода-вывода:

- PADIN;
- PADOUT;
- PADINOUT;
- ANALOGPAD;
- ячейки питания/земли ядра и периферии;
- специальные элементы: CORNER, fillers.

Для конструкторско-технологической платформы разработаны маршруты:

- верификации и тестирования топологии проекта на финальном этапе общего маршрута проектирования;
- входного контроля и подготовки проекта СБИС к массовому производству, изготовлению фотошаблонов и производству кристаллов непосредственно на технологической линии;
- автоматизированной генерации технологических представлений библиотек для САПР от ведущих мировых компаний;
- автоматизированной характеристики библиотек цифровых ячеек и ячеек ввода-вывода для проектирования в расширенных диапазонах температур, напряжений питания и различных вариантов условий функционирования изделий для гражданского и специального применений [4];
- автоматизированной верификации и тестирования технологических представлений библиотек средствами САПР и специализированного ПО, обеспечивающего совместимость версий САПР и проверку библиотеки в маршруте проектирования [5].

Разработка конструкторско-технологической платформы проектирования СБИС на базе отечественной полупроводниковой технологии КНИ 90 нм предоставляет возможность:

- разрабатывать СФ-блоки, СБИС и СнК с большей степенью интеграции без увеличения площади кристалла;

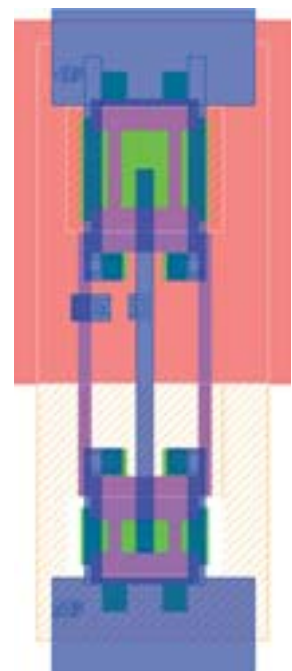


Рис. 2. Пример топологии элемента inv_2 на транзисторах h2 типа

- повысить быстродействие и понизить энергопотребление в проектах;
- применять отечественную элементную базу для проектирования сложных управляющих и вычислительных систем, в том числе двойного, специального, военного и аэрокосмического назначения;
- повысить устойчивость разработанных СБИС к воздействию специальных факторов за счет специальных конструктивно-топологических решений.

Для проведения сравнительного анализа и оценки основных параметров разработанной библиотеки стандартных цифровых элементов был выполнен структурный синтез блоков из тестовых наборов множеств ISCAS 85/89 в ее базе. Результаты синтеза представлены, соответственно, в табл. 1 и 2.

Для анализа конструктивно-технологических и схемотехнических решений, проверки работоспособности функциональных узлов и блоков, определения параметров элементной базы,

а также элементов STD и IO библиотек были разработаны, изготовлены и испытаны специализированные тестовые кристаллы, содержащие тестовые блоки памяти, блоки кольцевых генераторов, тестовые логические блоки и буферы ввода-вывода.

В табл. 3 представлены предварительные результаты испытаний на ТЗЧ тестовых кристаллов с блоками памяти, разработанными на различных типах ячеек памяти (bitcell).

На рис. 2 представлены графики распределения частот кольцевых генераторов, реализованных на разных логических элементах. Характеристики кольцевых генераторов получены на наборе микросхем с изготовленными тестовыми кристаллами.

Результаты, полученные после проведенных испытаний тестовых кристаллов, подтверждают работоспособность элементов STD/IO библиотек, более сложных логических блоков, а также bitcell, которые будут использоваться для разработки компиляторов памяти типа RAM/ROM.

Таблица 1. Результаты сравнительного анализа структурного синтеза блоков из ISCAS 85/89 в базе библиотек стандартных цифровых элементов для технологий КНИ 250 нм и КНИ 90 нм

ISCAS блок	Задержка переключения блока, ns			Площадь блока, um			Динамическая мощность блока, пВт		
	S250	S90	S250 vs S90	S250	S90	S250 vs S90	S250	S90	S250 vs S90
c17	151	245	0,62	199	127	1,57	2,68	0,23	11,54
c432	1231	2374	0,52	4202	2323	1,81	7,39	0,56	13,17
c499	1192	1929	0,62	10639	8566	1,24	28,60	3,28	8,73
c6288	4184	7693	0,54	64634	28658	2,26	68,30	4,58	14,92
c7552	1311	2040	0,64	31615	21859	1,45	62,30	6,84	9,11
s27	634	860	0,74	476	287	1,66	1,45	0,19	7,58
s420	977	1314	0,74	4247	3059	1,39	8,01	1,13	7,11
s510	1075	1527	0,70	4700	2784	1,69	10,41	1,11	9,34
s9234	1390	2041	0,68	25510	14265	1,79	29,11	3,28	8,87
s38584	1807	2749	0,66	229065	125831	1,82	247,13	27,83	8,88
Avg = 0,65			Avg = 1,67			Avg = 9,93			

Таблица 2. Результаты сравнительного анализа структурного синтеза блоков из ISCAS 85/89 в базе библиотек стандартных цифровых элементов для технологий КНИ 180 нм и КНИ 90 нм

ISCAS блок	Задержка переключения блока, ns			Площадь блока, um			Динамическая мощность блока, пВт		
	S180	S90	S180 vs S90	S180	S90	S180 vs S90	S180	S90	S180 vs S90
c17	260	245	1,06	155	127	1,22	0,43	0,23	1,83
c432	2532	2374	1,07	4512	2323	1,94	1,53	0,56	2,72
c499	2328	1929	1,21	11944	8566	1,39	7,13	3,28	2,18
c6288	9537	7693	1,24	64298	28658	2,24	12,21	4,58	2,67
c7552	2640	2040	1,29	35530	21859	1,63	13,34	6,84	1,95
s27	1028	860	1,20	505	287	1,76	0,36	0,19	1,90
s420	1747	1314	1,33	4873	3059	1,59	1,63	1,13	1,44
s510	1894	1527	1,24	5080	2784	1,82	2,59	1,11	2,33
s9234	2634	2041	1,29	24868	14265	1,74	6,14	3,28	1,87
s38584	3415	2749	1,24	216307	125831	1,72	51,10	27,83	1,84
Avg = 1,22			Avg = 1,71			Avg = 2,07			



Таблица 3. Предварительные результаты испытаний на ТЗЧ тестовых кристаллов на различных типах ячеек памяти

Ион	ЛПЭ, МэВ см ² /мг	№ Обр.	Функциональный режим	Bitcell ОЗУ 1 типа			Bitcell ОЗУ 2 типа			Bitcell ОЗУ 3 типа		
				№бит	N _{ОРЭ}	T, °С	№бит	N _{ОРЭ}	T, °С	№бит	N _{ОРЭ}	T, °С
Хе	68	15	считывание	3584	488	25	3584	560	25	3584	32	25
Хе	68	6	считывание	3584	562	25	3584	460	25	3584	25	25
Аг	18	16	считывание	4096	311	25	4096	309	25	4096	0	25
Аг	18	20	считывание	4096	279	25	4096	276	25	4096	0	25
Не	8	21	считывание	4096	86	25	4096	5	25	4096	0	25
Не	8	23	считывание	4096	45	25	4096	1	25	4096	0	25

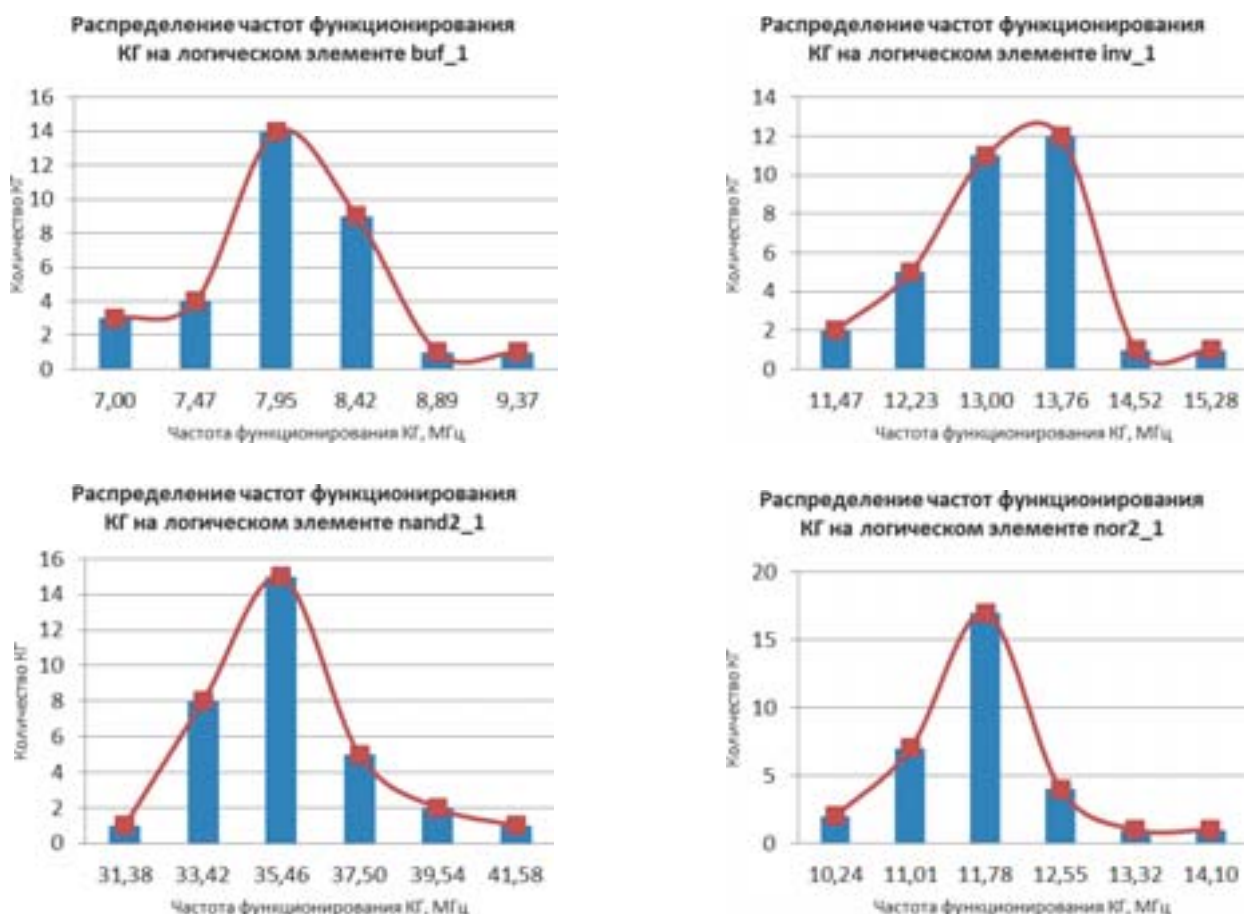


Рис. 2. Распределение частот кольцевых генераторов, реализованных на разных логических элементах

ЛИТЕРАТУРА

1. Вонг Б. П., Миттал А., Цао Ю., Старр Г. / под ред. Н. А. Шелепина, «Нано-КМОП-схемы и проектирование на физическом уровне». — Москва: Техносфера, 2014.
2. Красников Г. Я., Шелепин Н. А. «Состояние и перспективы развития технологий и элементной базы СБИС с энергонезависимой памятью», Международная научно-техническая конференция научной школы для молодежи. — М.: Зеленоград, 2010 г.
3. Ильин С. А. «Выбор базовых схмотехнических решений для проектирования библиотек цифровых ячеек», «Электроника. Известия высших учебных заведений», том 20, № 1, 2015 г. — С. 44–49.
4. Ильин С. А., Кочанов С. К., Ласточкин О. В., Новиков А. А. «Методика разработки заказных буферов ввода-вывода на основе библиотек специализированных цифровых элементов», в сборнике тезисов докладов «Микроэлектроника-2016» 2-й научной конференции «Интегральные схемы и микроэлектронные модули». — Москва: ТЕХНОСФЕРА, 2016. — С. 317–321.
5. Ильин С. А., Кочанов С. К., Ласточкин О. В., Новиков А. А. «Методика проектирования и верификации библиотек стандартных цифровых элементов и элементов ввода-вывода», в сборнике тезисов докладов «Микроэлектроника-2016» 2-й научной конференции «Интегральные схемы и микроэлектронные модули». — Москва: ТЕХНОСФЕРА, 2016. — С. 312–316.