



УДК 621.382.2/3

DOI: 10.22184/NanoRus.2019.12.89.301

ОСОБЕННОСТИ МАРШРУТА СХЕМОТЕХНИЧЕСКОГО СИНТЕЗА КОМБИНИРОВАННОЙ ЦИФРОВОЙ СХЕМЫ СБИС FEATURING THE CIRCUIT SYNTHESIS ROUTE OF COMBINED DIGITAL VLSI CIRCUIT

УМУРЗАКОВ ФАИЛЬ АЗАМатович

Дизайнер СБИС

umurzakov@mri-progress.ru

UMURZAKOV FAIHL A.

VLSI designer

umurzakov@mri-progress.ru

АО «НИИМА «Прогресс»

125183, г. Москва, проезд Черепановых, 54

Microelectronics Research Institute PROGRESS JSC

("PROGRESS MRI" JSC)

54 Cherepanovykh Lane, Moscow, 125183, Russia

В статье рассматривается адаптированный маршрут схемотехнического синтеза уровня регистровых передач и схемотехнической структуры макроблока на цифровых библиотечных элементах.

Ключевые слова: скан цепочки; CADENCE; Genus; схемотехнический синтез; маршрут проектирования.

ВВЕДЕНИЕ

В цифровых системах для получения требуемых характеристик иногда применяются комбинации неоднородной структуры схем. Такие способы проектирования приводят к ряду проблем, которые стандартными путями не решаются и требуют особых подходов на этапе схемотехнического синтеза.

Разработка подходов к синтезу схемы проходила на примере цифрового блока, входящего в состав микродисплея. Данный блок был выбран из соображений, что его логическая структура неоднородна. Особенностью проекта является использование в синтезе уровня регистровых передач и схемотехнической структуры на цифровых библиотечных элементах. Такая схема является оптимизированной с определенными временными задержками, готовой структурой, иерархией и деревом тактовой частоты, и изменение критического пути методом автоматической оптимизации и вставкой скан-цепочек серьезно влияет на выходные данные. Эти обстоятельства накладывают дополнительные ограничения на маршрут проекта с использованием скан-цепочек, а также возможность оптимизации общего потребления и времени предустановки.

Отправной точкой для данной реализации служил разработанный компанией CADENCE маршрут схемотехнического синтеза. Его особенностью была возможность оптимизации общей потребляемой мощности проекта и времени предустановки с использованием библиотечных ячеек. В данной работе рассмотрена адаптация данного маршрута для синтеза комбинированной схемы с использованием скан-цепочек.

Весь маршрут разработки интегральной схемы проводился в программном обеспечении компании CADENCE в САПР GENUS.

Параметры, которые использовались для оценки качества результата прохождения проектом маршрута:

- суммарная потребляемая мощность;
- площадь блока;
- временные характеристики;
- частота тактового сигнала.

Для наиболее точной оценки воспользовались некоторыми ограничениями, а именно:

- одинаковые ограничения, наложенные на блок, в рамках одного и того же маршрута;
- использование одинаковых функциональных логических ячеек комбинационной и последовательной логики во всех вариациях проекта.

Оптимизация происходила до достижения критических частот работы тактового сигнала с учетом отсутствия по времени предустановки в ходе статистического временного анализа в последовательных и комбинационных логиках.

Результаты, полученные после схемотехнического синтеза, позволили оптимизировать имеющийся маршрут проектирования и интегрировать новые скрипты, которые учитывают особенности цифрового блока.

ЛИТЕРАТУРА

1. Genus User Guide for Legacy UI. Product Version 17.1. July 2017, Cadence Design System, Inc.
2. Самарин А. OLED-микродисплеи фирмы eMagin // Современная электроника. Вып. 1. — 2006.

**ТЕХНОСФЕРА**
РЕКЛАМНО-ИЗДАТЕЛЬСКИЙ ЦЕНТРwww.technosfera.ru